

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04N 5/335 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710056215.5

[43] 公开日 2008 年 3 月 19 日

[11] 公开号 CN 101146181A

[22] 申请日 2007.10.25

[21] 申请号 200710056215.5

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 16 号

[72] 发明人 司国良 王宏波

[74] 专利代理机构 长春菁华专利商标代理事务所
代理人 赵炳仁

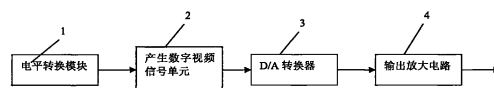
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

一种 TDI CCD 器件的模拟装置

[57] 摘要

本发明涉及一种 TDI CCD 器件的模拟装置，该装置包括电平转换模块，产生数字像元信号单元，D/A 转换器，输出放大电路；电平转换模块将外部驱动信号转换为产生数字像元信号单元要求的电平；产生数字像元信号单元在该电平信号驱动下输出与 TDI CCD 器件像元信号相应的数字视频信号；该数字视频信号经过 D/A 转换器转换及输出放大电路放大得到与 TDI CCD 器件输出相同的像元信号。本发明能够模拟 TDI CCD 器件的输入输出功能，在光电设备的研制周期及调试过程中可以用其代替 TDI CCD 器件，缩短了设备的研制周期，并避免了电路调试阶段 TDI CCD 器件损坏现象的发生。



1、一种TDI CCD器件的模拟装置，其特征在于包括电平转换模块（1），产生数字像元信号单元（2），D/A转换器（3），输出放大电路（4）；电平转换模块（1）与产生数字像元信号单元（2）连接，将外部驱动信号转换为满足产生数字像元信号单元（2）要求的电平；产生数字像元信号单元（2）在该电平信号驱动下输出与TDI CCD器件像元信号相应的数字视频信号；产生数字像元信号单元（2）与D/A转换器（3）连接，其输出的数字视频信号经过D/A转换器（3）转换为模拟视频信号；D/A转换器（3）输出的模拟视频信号经过输出放大电路（4）放大得到与TDI CCD器件输出相同的像元信号。

2、根据权利要求1所述的TDI CCD器件的模拟装置，其特征在于所述的产生数字像元信号单元（2）采用单片机。

3、根据权利要求2所述的TDI CCD器件的模拟装置，其特征在于所述的单片机包括：

判断CR信号下降沿和RST信号上升沿的逻辑判断电路；

在RST信号的上升沿，输出对应于TDI CCD器件输出的尖峰脉冲的数字视频信号和对应于TDI CCD器件输出的复位参考电平的数字视频信号，在CR的下降沿输出对应于TDI CCD器件输出的有效视频信号的数字视频信号输出寄存器；

延时一段时间发信号给输出寄存器，使输出寄存器输出对应于TDI CCD器件输出复位参考电平的数字视频信号的计数器；

经地址自加后产生有效的ROM地址，再由所产生的地址去ROM存储器中读取数据的地址自加器；

存储图像数据的ROM存储器。

4、根据权利要求3所述的TDI CCD器件的模拟装置，其特征在于单片机采用ATMEL公司生产的AT91RM9200，电平转换模块（1）采用放大器电路，D/A转换器（3）采用十位高速D/A转换器AD9750，输出放大电路（4）采用运算放大器。

5、根据权利要求1所述的TDI CCD器件的模拟装置，其特征在于所述的产生数字像元信号单元（2）采用可编程逻辑器件。

6、根据权利要求5所述的TDI CCD器件的模拟装置，其特征在于所述的可编程逻辑器件包括

逻辑判断电路（5）、计数器（6）、地址自加器（7）、输出寄存器（8）和ROM存储器（9）；逻辑判断电路（5）与输出寄存器（8）、计数器（6）和地址自加器（7）连接，计数器（6）的另一端与输出寄存器（8）连接；地址自加器（7）与ROM存储器（9）连接，ROM存储器（9）与输出寄存器（8）连接，输出寄存器（8）与D/A转换器（3）连接。

7、根据权利要求6所述的TDI CCD器件的模拟装置，其特征在于可编程逻辑器件采用由Xilinx公司生产的Spartan3，电平转换模块（1）采用放大器电路，D/A转换器（3）采用十位高速D/A转换器AD9750，输出放大电路（4）采用运算放大器。

一种TDI CCD器件的模拟装置

技术领域

本发明涉及一种TDI CCD（积分延时电荷耦合器件），特别涉及一种TDI CCD器件的模拟装置。

背景技术

TDI-CCD具有可以不牺牲空间分辨率和工作速度的情况下获得高灵敏度这个突出特点，使其在高速、微光领域具有广泛的应用前景。在科研任务中，出于性能和指标的需求，往往需要定制新型TDI CCD器件，这就需要一定的研制周期和供货周期，有时甚至长达一至两年，这会严重影响科研生产任务的进度，另外，TDI CCD器件的造价往往很高，工艺复杂，有些新型TDI CCD器件的驱动要求很复杂，往往采用多种电源一起供电，并且电源的上下电要满足一定的先后顺序，一旦没有满足要求，或者防护不好的话容易造成器件的损坏，造成巨大的损失，这在电路的调试阶段会经常发生。

发明内容

本发明要解决的技术问题是提供一种能在设备研制过程中和电路的调试阶段模拟实现TDI CCD器件输入输出功能的TDI CCD器件的模拟装置。

为解决上述技术问题，本发明的TDI CCD器件的模拟装置包括电平转换模块，产生数字像元信号单元，D/A转换器，输出放大电路；电平转换模块与产生数字像元信号单元连接，将外部驱动信号转换为满足产生数字像元信号单元要求的电平；产生数字像元信号单元在该电平信号驱动下输出与TDI CCD器件像元信号相应的数字视频信号；产生数字像元信号单元与D/A转换器连接，其输出的数字视频信号经过D/A转换器转换为模拟视频信号；D/A转换器输出的模拟视频信号经过输出放大电路放大得到与TDI CCD器件输出相同的像元信号。

所述的产生数字像元信号单元采用单片机或者可编程逻辑器件实现。

所述的单片机包括：

判断CR信号下降沿和RST信号上升沿的逻辑判断电路；

在RST信号的上升沿，输出对应于TDI CCD器件输出的尖峰脉冲的数字视频信号和对应于TDI CCD器件输出的复位参考电平的数字视频信号，在CR的下降沿输出对应于TDI CCD器件输出的有效视频信号的数字视频信号输出寄存器；

延时一段时间发信号给输出寄存器，使输出寄存器输出对应于TDI CCD器件输出复位参考电平的数字视频信号的计数器；

经地址自加后产生有效的ROM地址，再由所产生的地址去ROM存储器中读取数据的地址自加器；

存储图像数据的ROM存储器。

所述的可编程逻辑器件包括逻辑判断电路、计数器、地址自加器、输出寄存器和ROM存储器；逻辑判断电路与输出寄存器、计数器和地址自加器连接，计数器的另一端与输出寄存器连接；地址自加器与ROM存储器连接，ROM存储器与输出寄存器连接，输出寄存器与D/A转换器连接。

逻辑判断电路判断外部驱动输入的CR信号下降沿和RST信号上升沿；在RST信号的上升沿，逻辑判断电路给输出寄存器信号，使其输出对应于TDI CCD器件输出的尖峰脉冲的数字视频信号；逻辑判断电路同时给计数器一个信号，计数器延时一段时间发信号给输出寄存器，使输出寄存器输出对应于TDI CCD器件输出的复位参考电平的数字视频信号；在CR的下降沿，逻辑判断电路给地址自加器信号，使其经地址自加后产生有效的ROM地址，再由所产生的地址去ROM存储器中读取数据，经输出寄存器输出对应于TDI CCD器件输出有效视频信号电平的数字视频信号；输出寄存器输出的数字视频信号经过D/A转换器转换为模拟视频信号。

由于本发明能够模拟TDI CCD器件的输入输出功能，因此，在光电设备的研制周期及调试过程中可以用其代替TDI CCD器件，不仅缩短了设备的研制周期，而且避免了电路调试阶段TDI CCD器件损坏现象的发生。

下面结合附图和具体实施方式对本发明作进一步详细说明。

附图说明

图1是IT-ED-4096型TDI-CCD完整驱动时序关系图。

图2是TDI CCD像元信号图。

图3是本发明结构框图，图中1为电平转换模块，2为产生数字像元信号单元，3为D/A转换器，4为输出放大电路。

图4是作为产生数字像元信号单元的可编程逻辑器件内部结构框图。图中5为逻辑判断电路，

6为计数器，7为地址自加器，8为输出寄存器，9为ROM存储器。

图5是作为产生数字像元信号单元2的单机程序流程图。

图6是CR4、RST信号及输出寄存器8输出的数字视频信号时序关系图。

图7是电平转换模块采用的放大器电路图。

具体实施方式

现以加拿大DALSA公司生产的IT-ED-4096型TDI-CCD图像传感器为例，介绍TDI CCD的基本结构。该TDI-CCD的像素结构 4096×96 。它为双向、单路双路可选输出、级数可选的TDI-CCD。整个TDI-CCD可以分为3个功能区，即光敏元探测区、电荷传输区、检测输出区，下面分别进行阐述。TDI-CCD光敏区中光敏元为 $N \times M$ 排列结构， N 为水平方向像元数（4096个有效光敏元，两侧各有若干个隔离像素和行间暗参考像素）， M 为垂直方向的像元数（最大为96个像素）。TDI-CCD不仅在线列方向而且在TDI级数方向存在移位时钟驱动，这样才能保证信号电荷包有序地传输到检测单元。如图1所示，电荷沿TDI方向移动由CI1、CI2、CI3、CI4移位驱动时钟信号控制。另外TDI-CCD可以灵活控制级数，使其工作于6、12、24、48、96级五种工作方式。输出检测结构采用缓冲型视频输出放大器，为了减小 $1/f$ 噪声，采用掩埋沟道二级源射随放大器；为了减小宽带白噪声，对MOSFET的沟道宽度进行优化。

TDI CCD输出的视频信号和普通的视频信号不同，每行由很多个像元信号组成。如图2所示，每个有效的TDI CCD像元视频信号是从A电平信号到C电平信号的过程，其中A信号电平代表的尖峰是由复位信号RST产生的干扰，叫作尖峰脉冲，是无用的信号，但消除不掉。B信号电平是复位参考电平，C信号电平是由驱动信号CR触发的有效视频信号电平。此有效视频信号电平经相关的电路处理后得到的有用的视频信号是由B信号电平和C信号电平产生的压差。此压差代表TDI CCD芯片在这个像元处采集的光信号的大小和强弱。

当输入的RST信号的上升沿来到时，TDI CCD器输出的视频信号对应出现尖峰脉冲，尖峰脉冲即图2中的A电平信号。对于特定TDI CCD器件，此电平是固定值。随后，此尖峰脉冲逐渐回落，经一段时间后输出的视频信号回落到复位参考电平，此复位参考电平即图2中的B电平信号。对于特定TDI CCD器件，此电平是固定值。当CR的下降沿来到时，输出的视频信号立刻变成有效视频信号电平，此有效视频信号电平即图2中的C电平信号。此电平的大小由各像元采光量的强弱决定。由以上分析可知，决定输出的有两个边沿，RST的上升沿和CR的下降沿。所以要判断出这两个边

沿并做实时响应。

以DALSA公司的IT-ED-4096型TDI CCD为例，本发明的TDI CCD器件的模拟装置如图1所示，包括电平转换模块1，产生数字像元信号单元2，D/A转换器3，输出放大电路4。

实施例1

本实施例产生数字像元信号单元2采用单片机。

电平转换模块1采用放大器电路，其作用是把原TDI CCD 的驱动信号电平转换成单片机能识别的TTL电平。

TDI CCD 的驱动信号具体为：

CR1 CR3 -0.5V~-6.5V

CR2 CR4 -3V~+3V

RST 0~10V

上述五个信号都是TDI CCD的驱动信号，CR1 CR2 CR3 CR4是TDI CCD的四相驱动信号，只有这四相信号按照定给的时序输入，TDI CCD芯片才会正常工作。RST是像元复位信号。

如图7所示。以CR4信号为例：使CR4信号和-3V电平相减运算，得到0~+6V电压的信号同时经过比例为1/2放大，得到0~+3V电平的信号，此信号经隔离器即可输入到单片机中。其余信号以此类推。

所述的单片机采用ATMEL公司生产的AT91RM9200，如图5所示，其内部主程序流程包括下列步骤：

a、初始化；

b、逻辑判断电路判断是否有RST信号上升沿；若有RST信号上升沿，则输出寄存器输出一个十位的数字视频信号（该数字视频信号即图6所示的A' 信号电平，对应图2中的尖峰脉冲A），同时计数器延时，延时之后输出寄存器输出一个十位的数字视频信号（该数字视频信号即图6所示的B' 信号电平，对应图2中的复位参考信号B）；若没有RST信号上升沿，则转步骤c；

c、逻辑判断电路判断是否有CR下降沿；若没有则返回步骤b；若有则地址自加器加1，生成一个有效的ROM地址，然后到ROM存储器中去寻找预存的十位图像数据，再经过输出寄存器输出数字图像信号（即图6所示的C' 信号电平，对应图2中的信号电平C）。

D/A转换器3采用十位高速D/A转换器AD9750。它的作用是把单片机产生的十位数字信号转换成相应的模拟信号。例如当D/A的输出范围是0~1V，输出的1111111111被转成1V而0000000000

转成0V。D/A转换器3输出的电平再经过输出放大电路4放大到相应的真正的TDI CCD电平。

输出放大电路4采用运算放大器。经由D/A转换器3生成的信号输出电压范围+1V~-1V。TDI CCD芯片的输出范围是+7V~+9V。所以要有一个电压提升的电路。此提升电路采用运算放大器构成减法电路，使输出的电平和-8V电压相加，得到最终的输出电平，即与真正的TDI CCD芯片输出一样的视频信号。

采用单片机作为产生数字像元信号单元，成本低，易实现。

实施例2

本实施例产生数字像元信号单元2采用可编程逻辑器件。

电平转换模块1采用放大器电路，其作用是把原TDI CCD 的驱动信号电平转换成可编程逻辑器件能识别的LVTTTL电平。

TDI CCD 的驱动信号具体为：

CR1 CR3 -0.5V~- 6.5V

CR2 CR4 -3V~+3V

RST 0~10V

上述五个信号都是TDI CCD的驱动信号，CR1 CR2 CR3 CR4是TDI CCD的四相驱动信号，只有这四相信号按照定给的时序输入，TDI CCD芯片才会正常工作。RST是像元复位信号。

如图7所示。以CR4信号为例：使CR4信号和-3V电平相减运算，得到0~+6V电压的信号同时经过比例为1/2放大，得到0~+3V电平的信号，此信号经隔离器即可输入到可编程逻辑器件中。其余信号以此类推。

可编程逻辑器件采用由Xilinx公司生产的低成本芯片Spatam3，其完成的主要工作是根据输入的驱动信号产生TDI CCD数字视频信号，此过程完全是按照TDI CCD芯片的工作原理设计，能完全模拟TDI CCD的输入输出过程。

所述的可编程逻辑器件包括逻辑判断电路5、计数器6、地址自加器7、输出寄存器8和ROM存储器9；逻辑判断电路5与输出寄存器8、计数器6和地址自加器7连接，计数器6的另一端与输出寄存器8连接；地址自加器7与ROM存储器9连接，ROM存储器9与输出寄存器8连接，输出寄存器8与D/A转换器3连接。

输入的驱动信号首先进入到逻辑判断电路5，此电路的作用是判断CR的下降沿和RST信号的上升沿。实际的芯片内部只要从CR1~CR4中任选一个CR信号即可，其作用是一样的，本实施例

中选CR4。

如果逻辑判断电路5判断出RST的上升沿，则发给输出寄存器8一个信号E，同时给计数器6发一个信号F。输出寄存器8的信号接到信号E后，立刻输出一个十位的视频信号，即尖峰信号A'，它经D/A转换器3转换为相应于TDI CCD输出尖峰脉冲的模拟信号，即图2中的A信号电平。计数器6接到信号F后，开始计数，计数的目的是延时，所延的时间就是图2中A信号电平持续的时间。计数器6延时之后输出信号到输出寄存器8，输出寄存器8接到此信号后立刻输出一个十位的视频信号，即复位参考信号B'。复位参考信号B'经D/A转换器3转换为相应于TDI CCD输出复位参考电平的模拟信号，即图2中的B信号电平。对于某种型号的TDI CCD芯片，输出的尖峰脉冲和复位参考电平都是固定的，所以实验中可以经过调试把与这两个电平对应的十位数字信号固定下来，保存在输出寄存器8中。

如果逻辑判断电路5判断出CR4的上升沿，则立刻传给地址自加器7一个信号G。地址自加器7的作用是接收到有效的输入信号时，使地址自动加1。这样可以把预存在ROM存储器9中的数据依次输出。地址自加器7接到信号G后，首先自加1，生成一个有效的ROM地址，然后到ROM存储器9中去寻找预存的十位的图像数据，再经过输出寄存器8输出有效视频信号C'。它经D/A转换器3转换为相应于TDI CCD器件输出有效视频信号电平的模拟信号，即图2中的C信号电平。

由于在ROM存储器9中预存了一幅图像数据，如果TDI CCD驱动信号没问题，可以得到这幅图像信号。而且，在ROM存储器9中不同地址存入不同的值可以模拟6、12、24、48、96级五种工作方式。只要把地址自加器7首地址改变即可。ROM存储器9把读出的十位数字信号传给输出寄存器8输出。同时由于输出为10位量化的数字信号，所以输出的视频信号的幅度是精细可调的，其信号量值既可以存在ROM存储器9中，也可以由外部指定。输出信号的频率最高为8MHz，频率可根据输入的驱动信号进行调整。

D/A转换器3采用十位高速D/A转换器AD9750。它的作用是把可编程逻辑器件产生的十位数字信号转换成相应的模拟信号。例如当D/A的输出范围是0~1V，输出的1111111111被转成1V而0000000000转成0V。D/A转换器3输出的电平再经过，输出放大电路4放大到相应的真正的TDI CCD电平。

输出放大电路4采用运算放大器。经由D/A转换器3生成的信号输出电压范围+1V~-1V。TDI CCD芯片的输出范围是+7V~-9V。所以要有一个电压提升的电路。此提升电路采用运算放大器构成减法电路，使输出的电平和-8V电压相加，得到最终的输出电平，即与真正的TDI CCD芯片

输出一样的视频信号。

利用可编程逻辑器件作为产生数字像元信号单元2，以D/A转换器3产生模拟的CCD信号，具有波形可调、输出可控等特点，既能保证实现高速的视频信号输出，又能实现接近真实的TDI CCD信号的模拟，并且成本较低，可用于大部分TDI CCD信号源的仿真和实验。

产生数字像元信号单元2还可以采用与可编程逻辑器件内部逻辑电路等效的分立电路。采用分立电路具有成本低、结构简单、波形可控等优点。

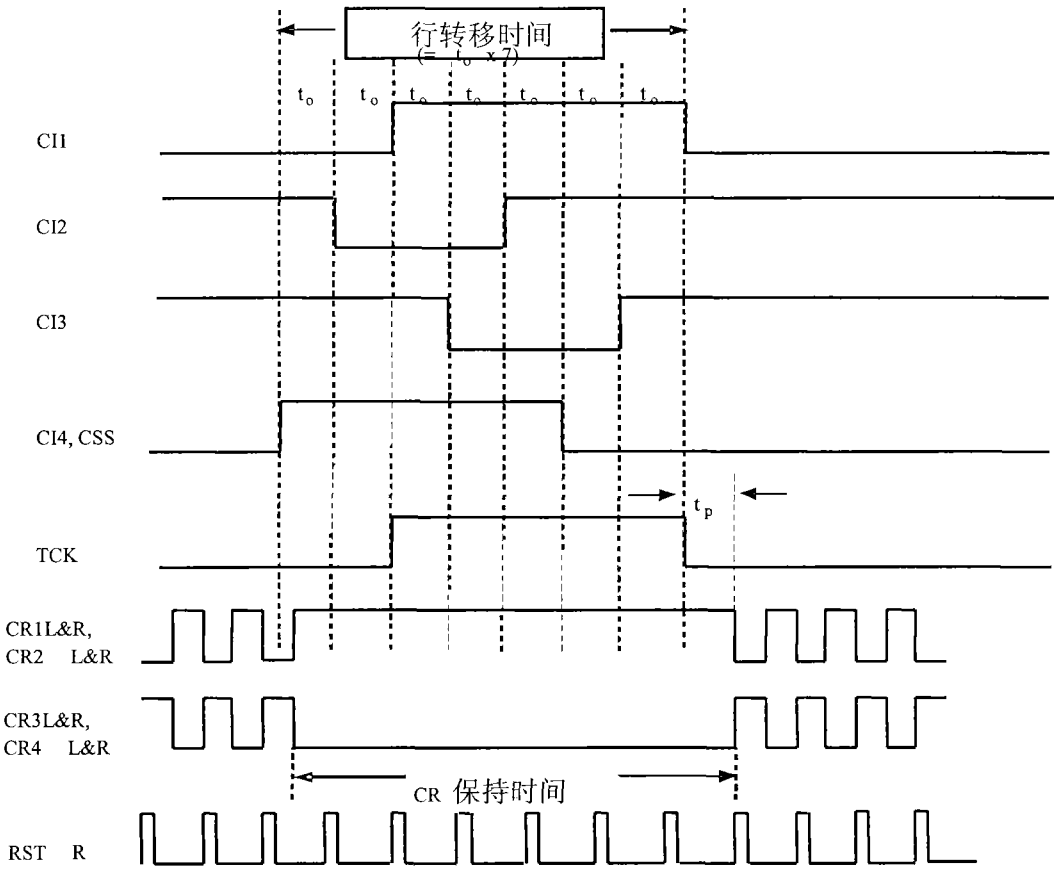


图 1

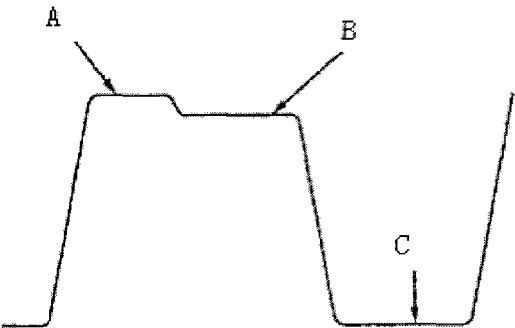


图 2

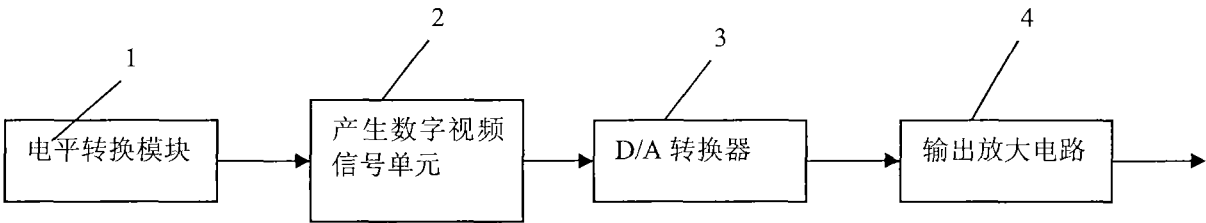


图 3

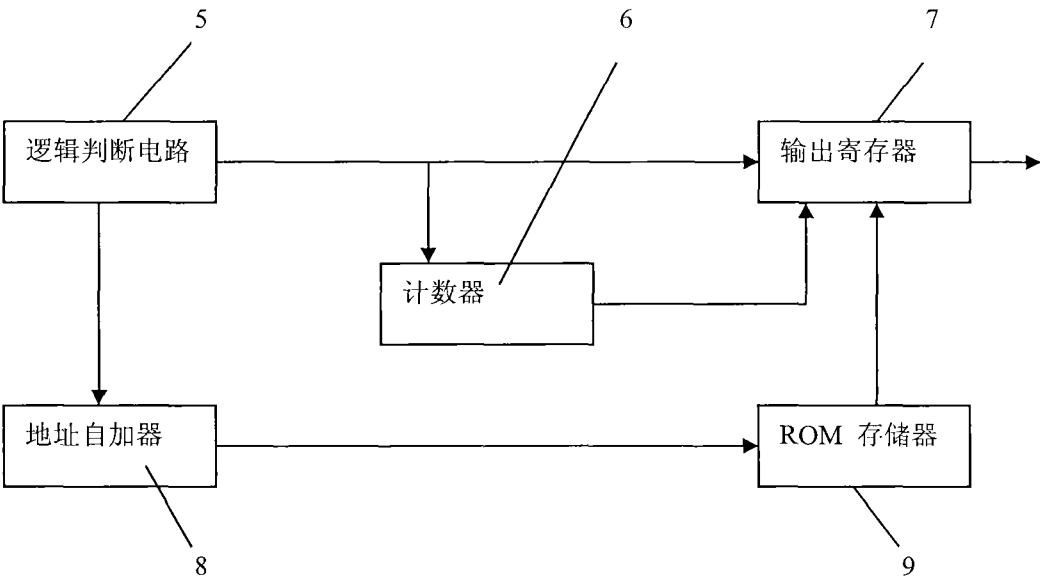


图 4

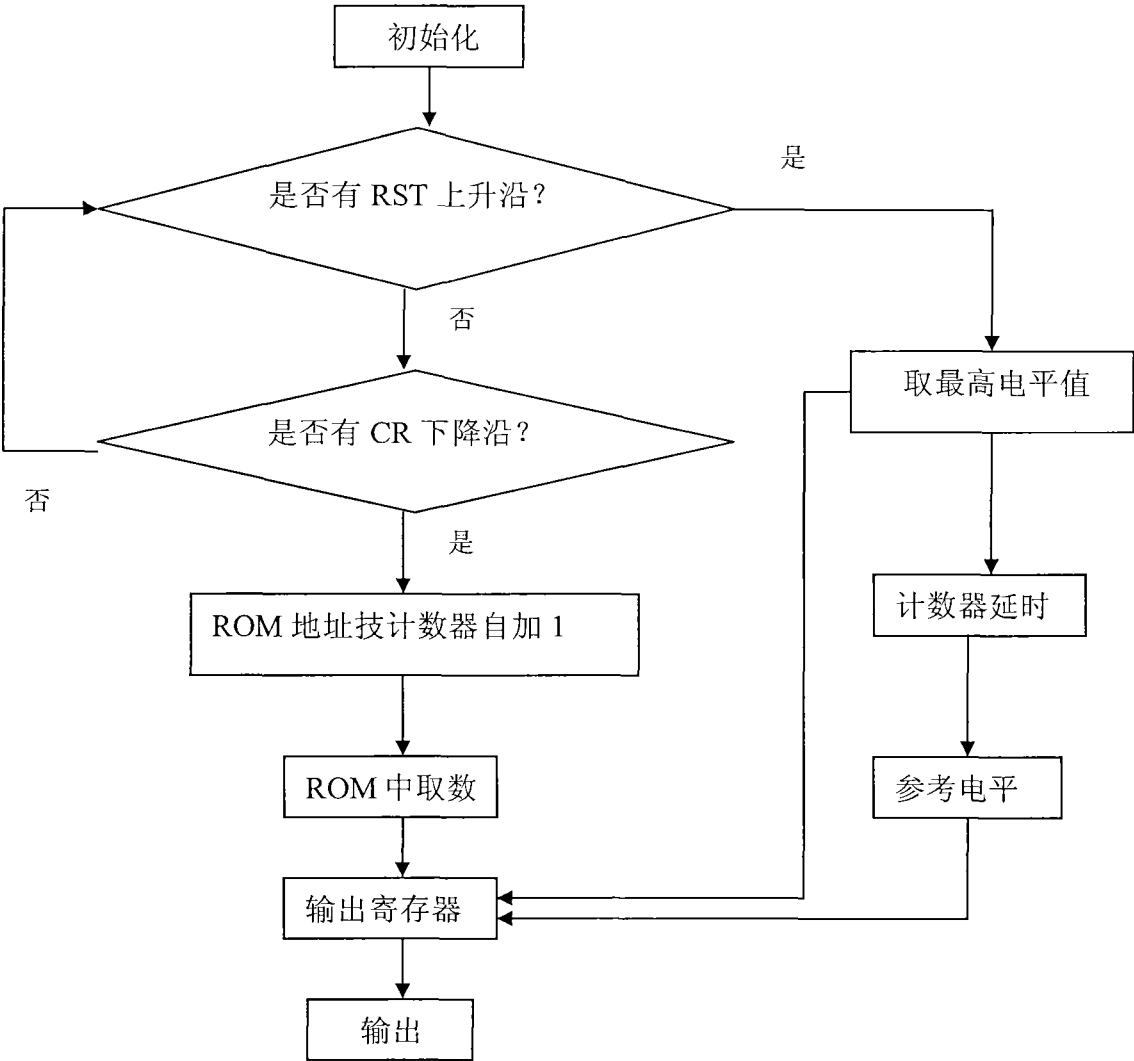


图 5

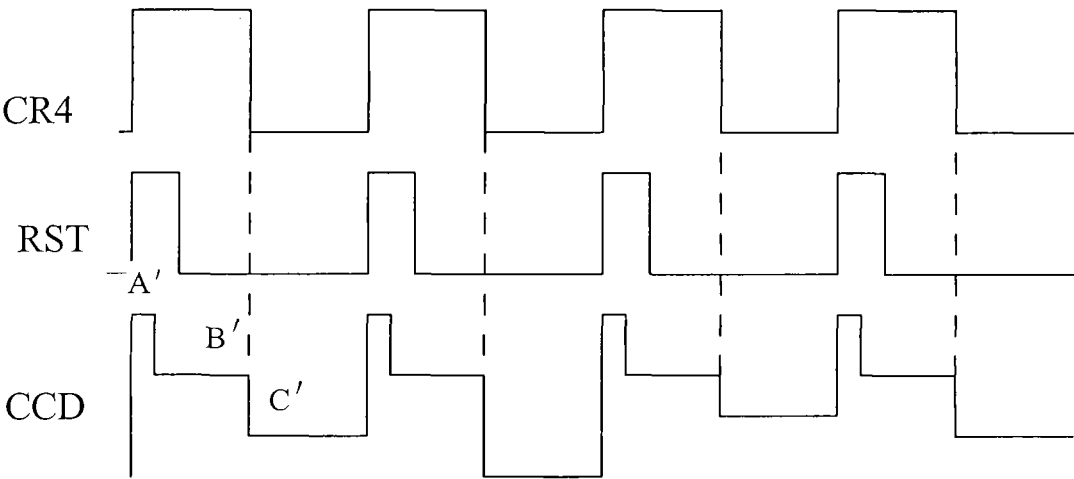


图 6

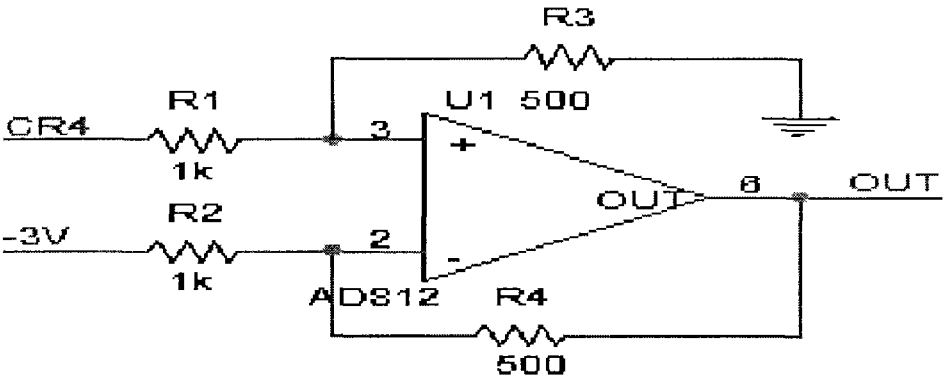


图 7