



[12] 实用新型专利说明书

[21] ZL 专利号 02274823.7

[45] 授权公告日 2003 年 8 月 20 日

[11] 授权公告号 CN 2567588Y

[22] 申请日 2002.08.17 [21] 申请号 02274823.7
[73] 专利权人 中国科学院长春光学精密机械与物理研究所
地址 130022 吉林省长春市人民大街 140 号
[72] 设计人 于涛 仲崇亮 张航 董磊
张睿鹏

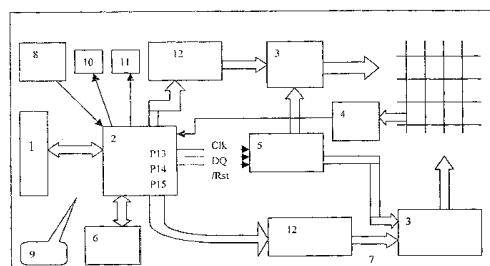
[74] 专利代理机构 长春科宇专利代理有限责任公司
代理人 梁爱荣

权利要求书 1 页 说明书 4 页 附图 3 页

[54] 实用新型名称 液晶显示器件显示特性的测试仪

[57] 摘要

本实用新型涉及液晶显示器件显示特性的测试仪，它包括输入与显示电路 1、微控制电路 2、行列驱动信号发生电路 3、缺陷检测电路 4、偏置电压产生电路 5、时钟产生电路 6、总线卡 7、电源 8、底板 9、被测器件功耗显示电路 10 和驱动信号电压显示电路 11，行列时序控制数据存储 12，用简单的数字时序电路，实现液晶驱动的动态驱动波形的输出。采用微控制电路控制可编程分频时钟电路实现 5Hz ~ 2KHz 的连续可调范围。采用微控制电路与 MAXIM 数控电位器结合的结构，使系统结构简单便于集成，控制数据线数减少，节省了控制系统的端口线，便于模块化，可实现 1/2 ~ 1/64 偏压比。本实用新型为液晶显示器件提供一种显示特性的测试仪器，适合于工厂批量检测 LCD 液晶屏。



1、液晶显示器件显示特性的测试仪，它包括输入与显示电路 1、电源 8、底板 9、被测器件功耗显示电路 10 和驱动信号电压显示电路 11，行列时序控制数据存储 12，其特征在于还包括：微控制电路 2、行列驱动信号发生电路 3、缺陷检测电路 4、偏置电压产生电路 5、时钟产生电路 6、总线卡 7，输入与显示电路 1 通过数据排线与微控制电路 2 相连，使用户参与频率、偏置电压、占空比的设置；偏置电压产生电路 5 的输入端 CLK、RST、DQ 通过总线卡 7 连到微控制电路 2 中的微控制器数据线输出端 P1.3、P1.4、P1.5 的三根线上，通过微控制器将用户设置的偏压参数传输到偏置电压产生电路 5，使偏置电压产生电路 5 输出不同的偏置电压；通过总线卡 7 中的偏压电源线连接到行列驱动信号发生电路 3 的基准电压输入端供行列驱动信号发生电路 3 调制输出；时钟产生电路 6 的控制信号连接到微控制电路 2 数据线的输出端 P0 口，通过微控制器将用户设置的频率参数传输到时钟产生电路 6，时钟产生电路 6 根据设定的参数将基准时钟进行分频得到行列驱动信号发生电路 3 所需要的时钟脉冲；缺陷检测电路 4 的检测信号输出端与微控制电路 2 中的微控制器的中断入口相连，缺陷检测电路 4 将检测到的缺陷信号传送到微控制电路 2；微控制电路 2 通过输入与显示电路 1 将液晶显示器件有缺陷的行列显示出来；微控制电路 2 中的波形控制数据存储器的输出端与行列驱动信号发生电路 3 内的波形选择控制信号的输入端连接，微控制电路 2 中的微处理器将要输出波形控制数据存入波形控制数据存储器，波形控制数据存储器在时钟脉冲的控制下将驱动控制信号高速输出到行列驱动信号发生电路 3，行列驱动信号发生电路 3 产生液晶需要的频率、偏置电压、占空比可变的波形。

液晶显示器件显示特性的测试仪

技术领域：本实用新型涉及光电显示器件的检测设备，尤其涉及一种液晶显示器件显示特性的测试设备。

背景技术：目前国外和国内的液晶显示器件显示特性的测试仪普遍采用模仿液晶驱动芯片数字电路的结构，如图 1 所示包括：时钟电路 1、行驱动电路 2、显示数据锁存器 3、缺陷检测 4、列驱动电路 5、时序控制电路 6 和偏压调制电路 7。采用显示数据锁存器 3 串行移位寄存并行输出数据的方式。行驱动电路 2 产生不同相位的驱动波形。先通过电路调制出各偏压的驱动方波电压（如：V0-- V6，V2-- V5 V3-- V4 的方波）。然后利用控制时序电路对这些方波按设置的占空比调制利用分时输出的方式，使测试仪按设定占空比输出液晶驱动波形。波形的频率是通过控制数字电路中同步时钟的频率来实现。1）由于时序控制电路 6 与列驱动电路 5 连接关系固定，这种方案是纯数字模式，它使测试仪的驱动信号的输出灵活性差。2）由于时序控制电路 6 与时钟电路 1 连接关系固定，它使测试仪的波形的频率可调范围小。3）由于时序控制电路 6 与偏压调制电路 7 连接关系固定，它使测试仪偏置电压可调范围小，已不适应高速发展的液晶行业测试的需要。

本实用新型的内容：本实用新型的目的是解决背景技术纯数字模式使驱动信号的输出灵活性差；它使波形的频率可调范围小；偏置电压可调范围小等问题，因此，本实用新型将为液晶显示器件提供一种显示特性的测试仪器。

本实用新型如图 2 所示：它包括输入与显示电路 1、微控制电路 2、行列驱动信号发生电路 3、缺陷检测电路 4、偏置电压产生电路 5、时钟产生电路 6、总线卡 7、电源 8、底板 9、被测器件功耗显示电路 10 和驱动信号电压显示电路 11，行列时序控制数据存储器 12，输入与显示电路 1 通过数据排线与微控制电路 2 相连，使用户参与频率、偏置电压、占空比的设置；偏置电压产生电路 5 的输入端 CLK、RST、DQ 通过总线卡 7 连到微控制电路 2 中微

控制器数据线的输出端 P1 的三根线上，通过微控制器将用户设置的偏压参数传输到偏置电压产生电路 5，使偏置电压产生电路 5 输出不同的偏置电压，偏置电压产生电路 5 输出不同的偏置电压通过总线卡 7 中偏压电源线连接到行列驱动信号发生电路 3 的基准电压输入端供行列驱动信号发生电路 3 调制输出；时钟产生电路 6 的控制信号连接到微控制电路 2 的数据线的输出端 P0 口，通过微控制器将用户设置的频率参数传输到时钟产生电路 6，时钟产生电路 6 根据设定的参数将基准时钟进行分频得到行列驱动信号发生电路 3 所需要的时钟脉冲，缺陷检测电路 4 的检测信号输出端与微控制电路 2 中微控制器的中断入口相连，缺陷检测电路 4 将检测到的缺陷信号传送到微控制电路 2；微控制电路 2 通过输入与显示电路 1 将液晶显示器件有缺陷的行列显示出来，微控制电路 2 中波形控制数据存储器的输出端与行列驱动信号发生电路 3 内的波形选择控制信号输入端连接，微控制电路 2 中微处理器将要输出的波形控制数据存入波形控制数据存储器，波形控制数据存储器在时钟脉冲的控制下将驱动控制信号高速输出到行列驱动信号发生电路 3，行列驱动信号发生电路 3 产生液晶需要的频率、偏置电压、占空比可变的波形。

本实用新型工作时：电源打开后，系统中的微控制电路进入自检程序来检测当前各电路是否连接正确、连接无误，系统显示主菜单，请求输入测试要求的波形频率、偏置电压、占空比、循环周期等参数。由微控制电路将用户设置的频率参数传输到时钟产生电路，再由时钟产生电路根据用户所设定的参数将基准时钟进行分频得到行列驱动信号发生电路所需要的时钟脉冲；微控制器将用户设置的偏压参数传输到偏置电压产生电路，使偏置电压产生电路输出不同的偏置电压。微控制电路中的微处理器将要输出波形控制数据存入波形控制数据存储器，波形控制数据存储器在时钟脉冲的控制下将驱动控制信号高速输出到行列驱动信号发生电路，行列驱动信号发生电路产生的控制信号调制偏置电压产生电路输出的偏置电压，产生液晶需要的频率、偏置电压、占空比可变的波形。缺陷检测电路采集液晶器件中的功耗电流，当功耗电流过大时检测电路输出中断信号到微控制电路，微控制电路通过显示

电路将有缺陷的行列显示出来。

本实用新型优点：由于本实用新型的时序控制电路与驱动电路采用可编程设置的连接结构，使得时序控制电路输出的控制信号可通过软件改变从而使测试仪输出按用户要求设置的波形信号，解决了背景技术采用时序控制电路与驱动电路固定的连接，带来的驱动信号的输出灵活性差的问题。本实用新型利用 RAM 存储显示的驱动的波形数据，驱动波形数据的高字节为图形的字模数据，驱动波形数据的低字节为显示状态的参数，利用简单的数字时序电路，实现液晶驱动的动态驱动波形输出。

本实用新型采用微控制电路控制可编程分频时钟电路的结构，实现波形的频率在 5HZ~2KHZ 之间连续可调。解决了背景技术时序控制电路输出参数确定后向时钟电路输出的控制信号不可实时改变，则使测试仪的波形的频率可调范围小不连续的问题。

本实用新型采用微控制电路与偏置电压产生电路中数字电位器结合的结构，实现了液晶偏置电压的精确数控调节，并通过软件真值表修正，使系统结构简单便于集成，控制数据线数减少，节省了控制系统的端口线，便于模块化，可实现 1/2~1/64 偏压比。解决了背景技术由于时序控制电路与偏压调制电路连接关系固定，使测试仪偏置电压可调范围小，不适应高速发展的液晶行业测试的需要等问题。本实用新型为液晶显示器件提供一种新型显示特性的测试仪器。

本实用新型用于 LCD 屏的中试生产线上，可以满足不同笔段结构和点阵液晶屏的生产检测之用。该仪器输出频率、偏置电压、占空比、工作电压的峰值均可调节。本实用新型操作简单，测试快速准确，适合于工厂批量检测 LCD 液晶屏。微控制电路与各电路之间采用门阵列电路设计，简化电路结构，提高工作速度。本实用新型利用 RAM 存储显示驱动波形数据，驱动波形数据的高字节为图形的字模数据，驱动波形数据的低字节为显示状态的参数，利用简单的电路，实现了微控制电路的数据存储器与外部设备的高速数据传输。输出波形的灵活性强，根据测试需要显示实现全显示、全关闭、隔行显

示、隔列显示、交叉、网格、英文、汉字、图形等测试信息。测试信息由计算机编辑传入本实用新型。

附图说明：

图 1 是背景技术的结构示意图

图 2 是本实用新型结构示意图

图 3 是本实用新型机械结构示意图

图 4 是本实用新型的流程图

具体实施方式如图 2、图 3、图 4 所示包括输入与显示电路 1、微控制电路 2、行列驱动信号发生电路 3、缺陷检测电路 4、偏置电压产生电路 5、时钟产生电路 6、总线卡 7、电源 8、底板 9、被测器件功耗显示电路 10、驱动信号电压显示电路 11 和行列时序控制数据存储器 12

实施例：输入与显示电路 1 由一个 4×4 十六位键盘和一块 128×64 点阵液晶模块组成。微控制电路 2（嵌入高速 CMOS 微处理器主控制板）由一块 WINBOND 的高速单片机型号为 78E58 及其外围芯片组成，外围芯片包括：数据存储器型号为 6264，译码器型号为 74HC138、可编程译码器型号为 GAL16V8，地址锁存器型号为 74HC573，总线驱动器型号为 74HC245，扩展芯片型号为 8255，串行通讯芯片型号为 MAX232。行列驱动信号发生电路 3 包括总线驱动器型号为 74HC245，地址锁存器型号为 74HC573，数据存储器 62256 及高精度模拟开关 MAX333。缺陷检测模块 4 包括数控电位器、功耗设置电位器 DS1860、电压比较器 741 和功耗电流放大器 3140。偏置电压产生电路 5 由内嵌两电阻的 DS1860 数字电位器和运算放大器组成。时钟产生电路 6 由 2M 晶振及定时器 8254 组成。总线卡 7 采用 72 芯总线。电源 8 包括 +5V，+30V，+15V，-15V 直流电压。底板 9 采用铝制支架。底板 9 与 9 号机壳固定连接。被测器件功耗显示电路 10 采用 5V 指针表头。驱动信号电压显示电路 11 采用 30V 指针表头。行列时序控制数据存储器 12 采用地址锁存器型号为 74HC573，数据存储器 62256 组成。

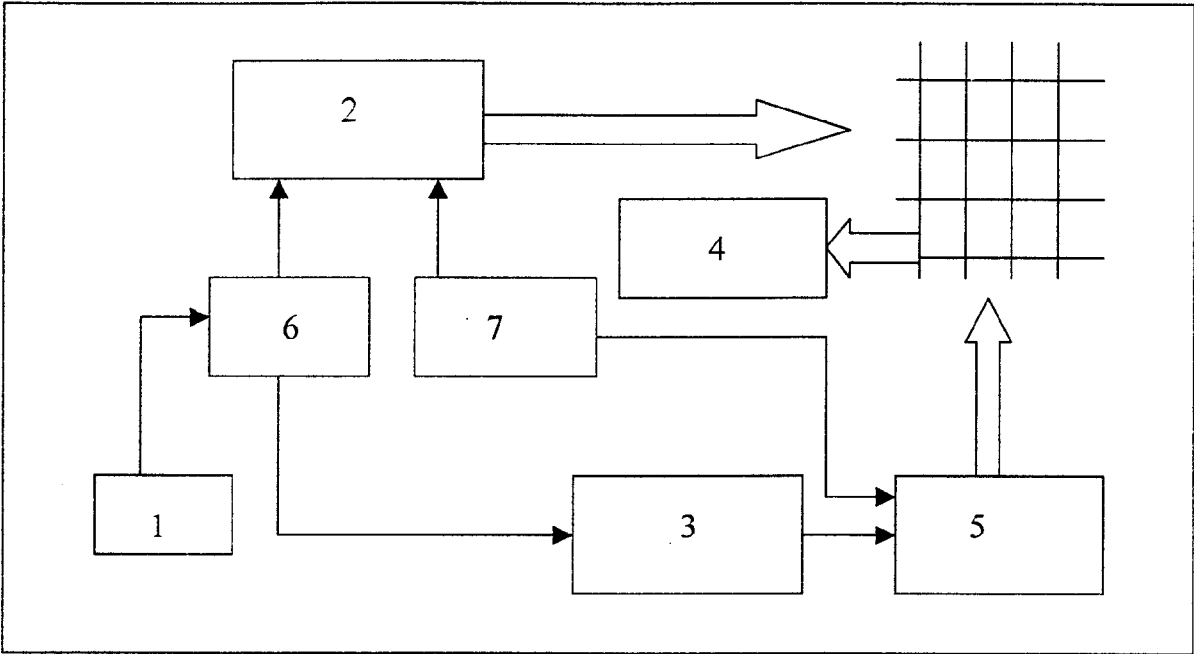


图 1

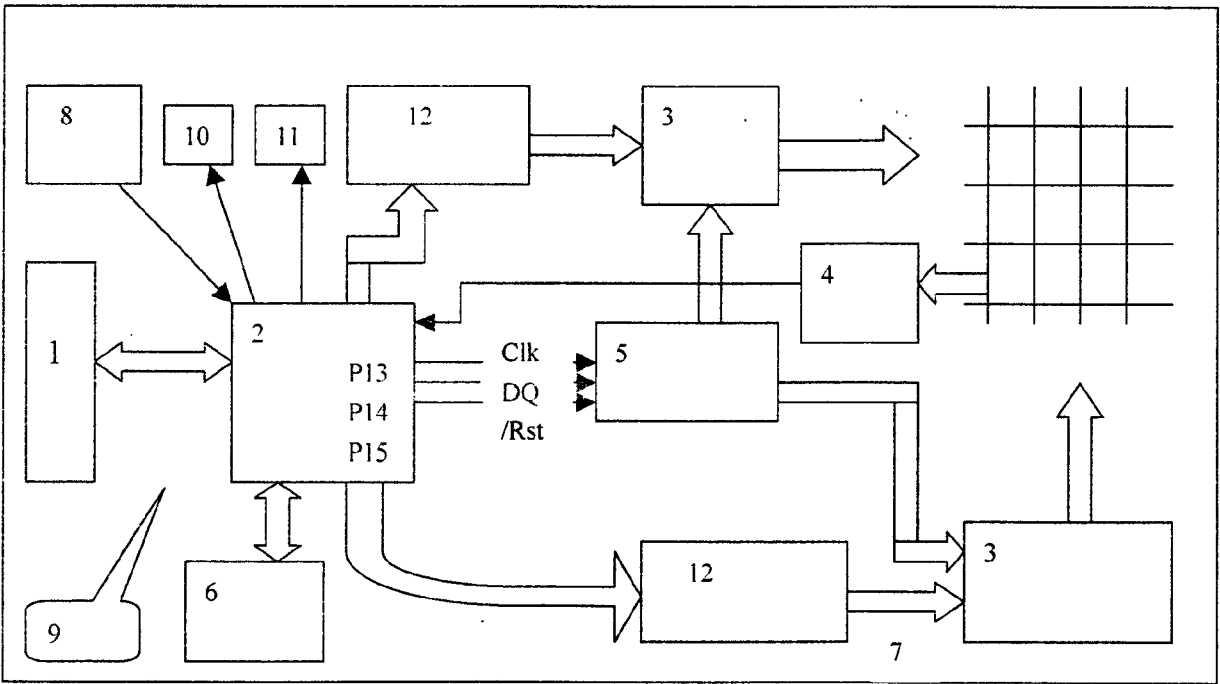
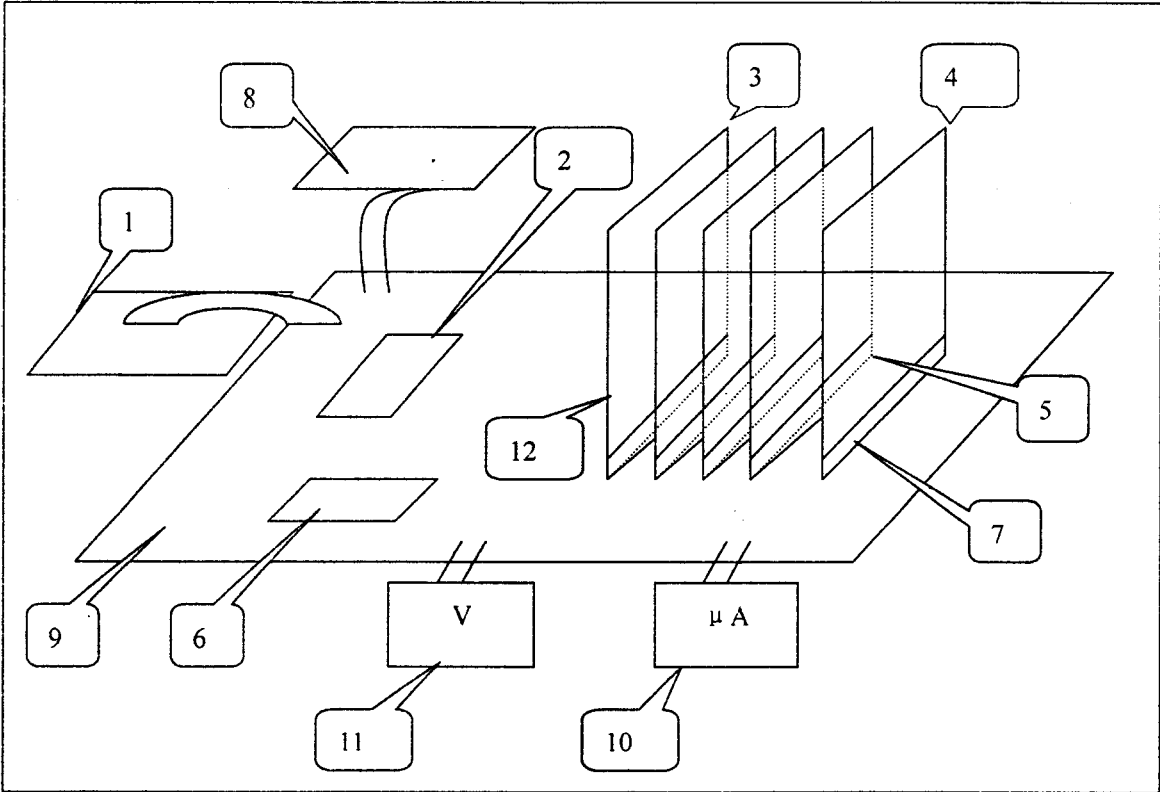


图 2



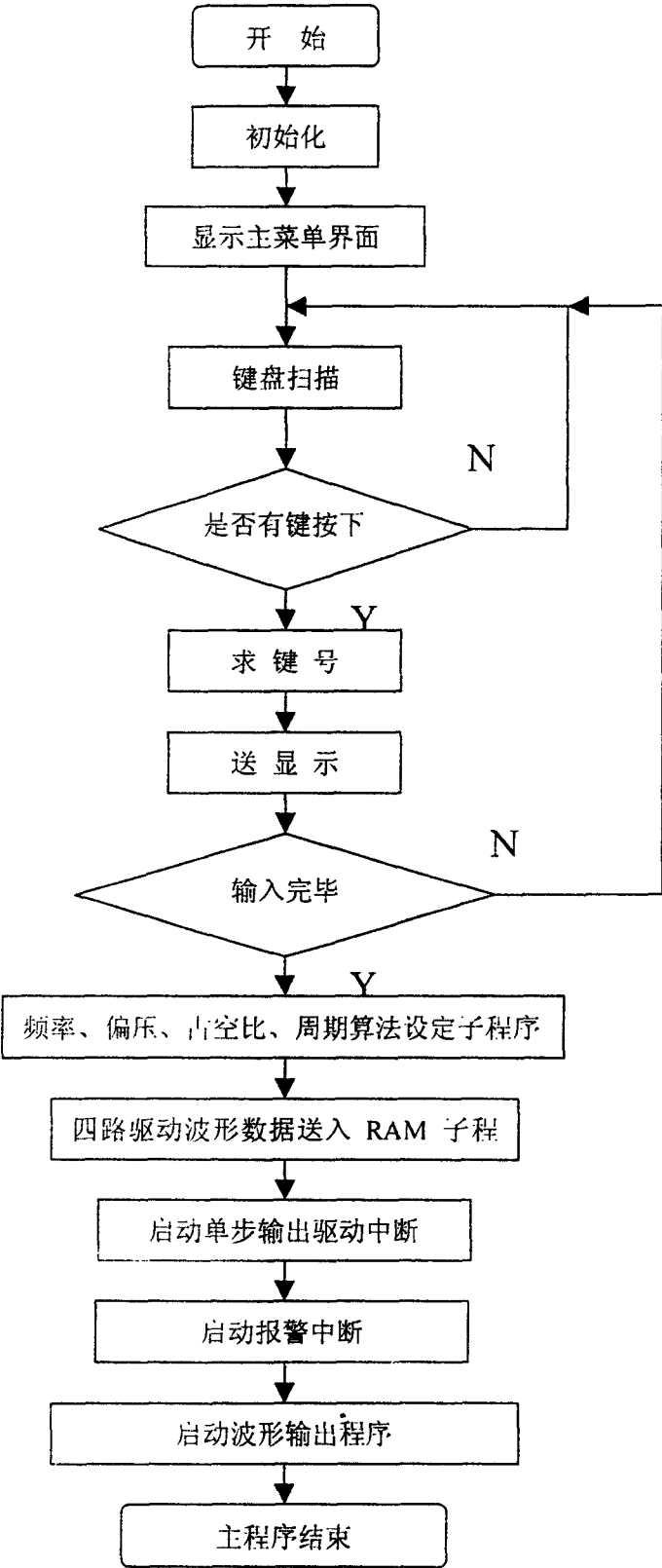


图 4