

新型空间有效载荷控制器接口设计

Interface design of new type space payload controller

(1.中国科学院长春光学精密机械与物理研究所;2.中国科学院研究生院) 郭伟强^{1,2} 赵金宇^{1,2} 金龙旭¹ 熊经武¹
GUO Wei-qiang ZHAO Jin-yu JIN Long-xu XIONG Jing-wu

摘要: 基于新型空间有效载荷数据吞吐量大、运动控制精度高与低功耗、轻量化之间的矛盾,采用内部自带DMA控制器的DSP芯片加FreeRAM型FPGA器件构建控制器平台、AQBISS接口电场编码器作为位置反馈元件,并研制了试验样机。样机性能测试结果表明,使用DSP片内DMA控制器从FPGA片内FIFO读取数据,CPU占用率降低至20%;应用MxN排序搜索算法计算编码器绝对位置,编码器测量精度达到16位光电编码器水平。

关键词: 有效载荷控制器; DSP; FPGA; 电场编码器; AQBISS

中图分类号: TP391

文献标识码: B

Abstract: Future space payload required that controller should have more faster data-through, more higher movement control precise, more lower power and more smaller size than ever. To solve the problem, a new type controller was devised based on DSP with built-in DMA controller and FPGA containing FreeRAM in this paper, moreover, we used AQBISS interface electric field encoder as position feed-back component, then developed prototype. The performance test indicates that CPU overhead is reduced to twenty percent by reading data through DSP's inner DMA controller and FIFO built-in FPGA, the resolution of electric rotary encoder equals to opto-electric encoder with sixteen bits by using the MxN order search algorithm.

Keywords: payload controller; DSP; FPGA; electric field encoder; AQBISS

1 引言

空间有效载荷由电源子系统、控制器子系统、温度控制子系统及成像子系统组成,控制器负责卫星与有效载荷及有效载荷内部各子系统间通讯,完成数据处理、存储、压缩;此外,还要根据注入数据完成有效载荷控制和运行管理,可见,数据吞吐量和控制精度是控制器的一个重要指标。

超光谱、多功能、轻量化、低成本是新一代空间有效载荷的发展方向,而目前国内多种型号载荷的控制器仍采用单片或多片微处理器进行数据处理,简单逻辑器件实现外部接口,不仅体积大、功耗高、功能单一,且运算能力差、系统可靠性难以保证。鉴于上述情况,本文采用浮点DSP加SRAM型FPGA构建新型控制器平台,以适应未来空间有效载荷需求。

本文将DSP内部DMA控制器和FPGA内部具有FIFO存储器的UART结合起来,实现控制器通讯接口,突破数据传输瓶颈,并比较了DSP与FPGA间采用三种不同的数据传输方式下的CPU占用率情况;采用电场编码器作为位置反馈元件,提高运动控制精度,并分析了编码器产生测量误差的原因,在此基础上,使用MxN排序搜索算法计算编码器位置,并在FPGA内部实现AQBISS接口控制器。

2 控制器设计

控制器采用DSP芯片ADSP21060作为核心处理器,抗辐射FPGA器件AT40KEL040实现外设接口。通讯接口和编码器

接口是控制器的核心部分。

2.1 通讯接口设计

控制器选择异步串行通讯接口作为通讯接口。假定DSP频率相同,控制器数据吞吐量取决于以下两方面:一、异步串行通讯接口的波特率;二、在不显著影响DSP性能的前提下,DSP与异步串行通讯接口间的实际数据传输速率。下面我们就分析一下DSP与异步串行通讯接口间采用三种不同数据传输方式时,控制器数据吞吐量的变化情况。

如果UART中无缓冲FIFO,每发送1个字符或接收1个字符,UART都会向DSP提出外部中断请求。而DSP处理此中断请求需要经过识别外部中断、确定中断矢量、处理外部中断、读取/发送数据、返回主程序等步骤。

将上述过程所需要的时间用ADSP21060的时钟周期 T_{clk} 来计算,则发送一个字符所需时间为:

$$T_{xfer-byte} = T_{recognition} + T_{latency} + T_{determine-source} + T_{move} + T_{return} = 446T_{clk}$$

假定一个字符包含1位起始位,8位数据位,1位停止位,共10位数据位。在波特率 $\frac{BaudRate}{10}$ 下,每秒钟发送字符数为:

$$N_{chars/sec} = \frac{BaudRate}{10}$$

为了产生波特率 $BaudRate$,所需时钟周期为:

$$T_{xfer-all-char} = \left(446 \times \frac{BaudRate}{10} \right) = 44.6 \times BaudRate$$

则CPU占用率与DSP工作频率 F 、波特率 $BaudRate$ 关系如下:

$$\eta_{cpu-overhead} = \left(\frac{44.6 \times BaudRate}{F} \right) \times 100 \quad (1)$$

如果UART中带有16字节缓冲FIFO,只有当缓冲FIFO内数据充满时,ADSP21060才执行一次中断处理过程。此外,ADSP21060还需要额外的时钟周期来增加指针、搬动数据。这样,发送16个字符所需时间为:

郭伟强: 博士研究生

基金项目: 863-703 专题专家组 空间目标探测技术研究(863-703-2006AA1021)

$$T_{xfer-fifo} = T_{xfer-byte} + 320T_{clk} = 776T_{clk}$$

CPU 占用率计算公式如下:

$$\eta_{cpu-overhead} = \left(\frac{77.6 \times \text{BaudRate}}{16 \times F} \right) \times 100 \quad (2)$$

从上述分析中看出,影响数据传输的瓶颈在于,处理外部中断时浪费大量的时钟周期,如果将 ADSP21060 内部 DMA 控制器直接与外部 FIFO 相连,提高数据传输率。在 DMA 方式下,发送一个字符所需时间为:

$$T_{xfer-byte-DMA} = T_{wait-for-bus} + T_{move} = (18+2)T_{clk} = 20T_{clk}$$

CPU 占用率计算公式如下:

$$\eta_{cpu-overhead} = \left(\frac{2 \times \text{BaudRate}}{F} \right) \times 100 \quad (3)$$

假定 ADSP21060 工作频率 25MHz,根据上述分析,在相同波特率下,采用 DMA 方式具有最小的 CPU 占用率,即最高的数据吞吐量,如图 1 所示。

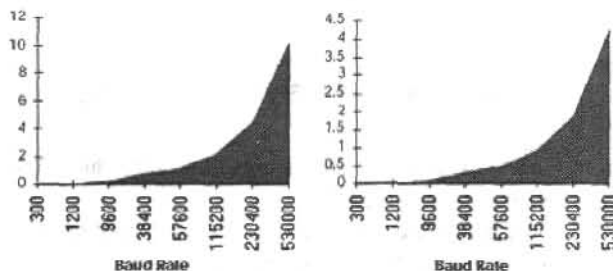


图 1 非 DMA 方式和 DMA 方式下,使用有缓冲 FIFO 的 UART 时的 CPU 占用率

Fig.1 CPU overhead for method using DMA with FIFO versus Non-DMA with FIFO

ADSP21060 支持 5 种类型的外部口 DMA 模式,设计时选择外部握手模式,占用 DMA 通道 6,外部口缓冲区 EPB0。

使用 VHDL 语言在 AT40KEL040 片内实现两个具有 256 字节缓冲 FIFO 的 UART,波特率 115.2K,同步 FIFO 仿真时序见图 2。



图 2 同步 FIFO 仿真时序

Fig.2 Sync-FIFO Simulation Timing

2.2 编码器接口设计

由电场编码器工作原理得知,其测量误差主要由以下部分构成:

- (1)粗糙位置自身测量误差 E_c ;
- (2)精确位置自身测量误差 E_f ;
- (3)零点调整误差 $CAAerr$,粗糙位置零点与精确位置零点调整后存在的残余误差;
- (4)动态误差 $DYNerror$,滤波器的截止频率导致编码器信号相位滞后产生的误差;
- (5)同步延迟误差 $C_FDelayError$,编码器从粗糙模式进入到精确模式需要一段响应时间,如果编码器此时正处于运动状态,会产生同步延迟;

上述测量误差按照误差源可分为静态误差(Static errors)和

动态误差(Dynamic errors),则总的测量误差 E_m 表示为:

$$|E_m| = \frac{\overbrace{E_f \times L_f}^{\text{Static errors}} + \overbrace{E_c \times L_c + CAAerr + DYNerror + C_FDelayError}^{\text{Dynamic errors}}}{RESf} \leq \frac{\text{Measurement area}}{2 \times M \times N}$$

粗糙位置测量 P_{cm} 值和精确位置测量值 P_{fm} 由下式给出:

$$P_{fm} = \left(\frac{P_f}{RESf} + Ni \right) \times L_f \quad P_{cm} = \left(\frac{P_c}{RESc} + Ni \right) \times L_c \quad (4)$$

假定误差项 $CAAerr$, $DYNerror$, $C_FDelayError$ 与 P_{cm} , P_{fm} 相比,微小到忽略不计,则总的测量误差 E_m 仅由 E_c , E_f 产生,则计算编码器绝对位置的唯一条件为:

$$\min_{\substack{M=0 \dots M-1 \\ N=0 \dots N-1}} |P_{cm} - P_{fm}| \leq \frac{\text{Measurement area}}{2 \times M \times N} \quad (5)$$

已知参数如下:

$$\text{Measurement area} = M \times L_c = N \times L_f \quad \frac{RESf}{RESc} = CF_ratio \quad \frac{L_c}{L_f} = \frac{N}{M} \quad (6)$$

将式(4)、(6)代入式(5)中,得到下式:

$$\min_{\substack{M=0 \dots M-1 \\ N=0 \dots N-1}} \left| \frac{P_c \times N \times CF_ratio}{coarse} + \frac{Mi \times N \times RESf}{fine} - \frac{P_f \times M + Ni \times RESf}{fine} \right| \leq \frac{RESf}{2}$$

上式即为 $M \times N$ 排序搜索算法,它将在 M, N 组合序列中搜索粗糙位置与精确位置之间差值绝对值的极小值,当差值小于 $1/2$ 精确模式下编码器分辨率时,停止搜索,所得结果即为精确模式下位置计数码。

电场编码器采用 AQBISS 接口,需要独立的 AQBISS 接口控制器控制其工作,使用 VHDL 语言在 AT40KEL040 内部实现 AQBISS 控制器,仿真时序见图 3。

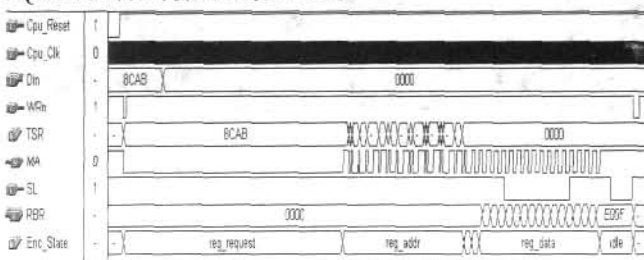


图 3 AQBISS 控制器时序仿真

Fig.3 AQBISS Controller Simulation Timing

3 实验结果与分析

对控制器 FPGA 片内功能模块正确性及电场编码器测量精度进行了实验研究。使用数字示波器测量 FPGA 输出端口波形,测试结果显示,测量波形与仿真时序一致,证明 FPGA 已完成设计功能;通过测试编码器重复度指标,绘制 $0^\circ \sim 360^\circ$ 测量误差曲线,测量数据证明,编码器测量精度等同于 16 位光电编码器测量精度, $M \times N$ 算法正确有效。

3.1 FPGA 内部接口测试

图 4 为示波器测量到的 FPGA 片内 AQBISS 接口控制器与编码器进行通讯时的波形,从示波器上看到,编码器已正确接收到 AQBISS 控制器发送数据,并向其返回测量参数,证明 FPGA 片内 AQBISS 接口控制器工作正常。

3.2 电场编码器测量精度测试

图 5 为电场编码器测量误差曲线,测量数据统计结果显示,测量误差极限值 $\max |E_m| \leq 0.006$,相当于 60000 线光电编码器的测量精度。

4 结论

本文的创新点是比较了异步串行通讯方式下,DSP 与 FP-

GA 之间采用三种数据传输方式时的 CPU 占用率,为通讯接口设计提供理论支持;分析了电场编码器产生测量误差的原因,应用 MxN 算法测量编码器绝对位置,并绘制了测量结果的误差曲线;设计并在 FPGA 片内实现了具有缓冲 FIFO 的 UART 及 AQBISS 接口控制器,程序可移植性强,可作为电场编码器设计的参考。

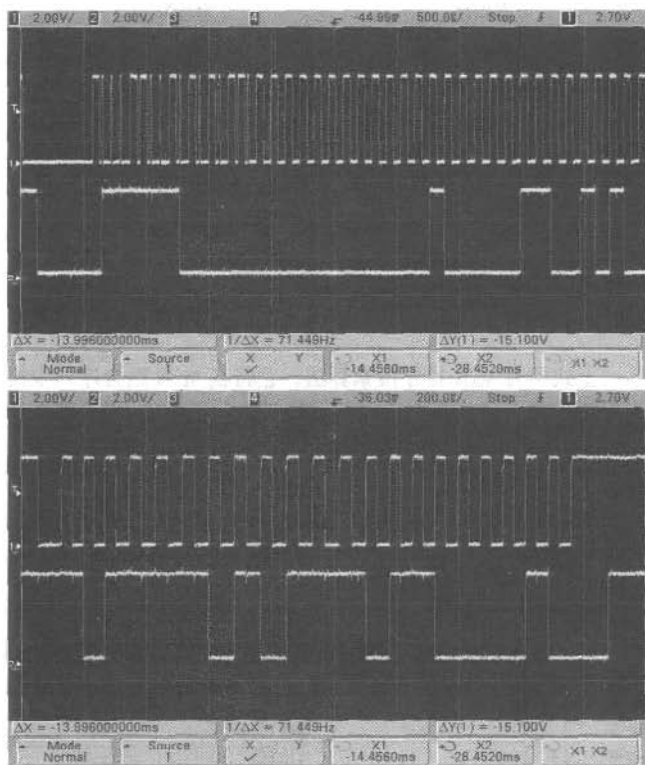


图 4 AQBISS 控制器波形

Fig.4 Waveform of AQBISS Controller

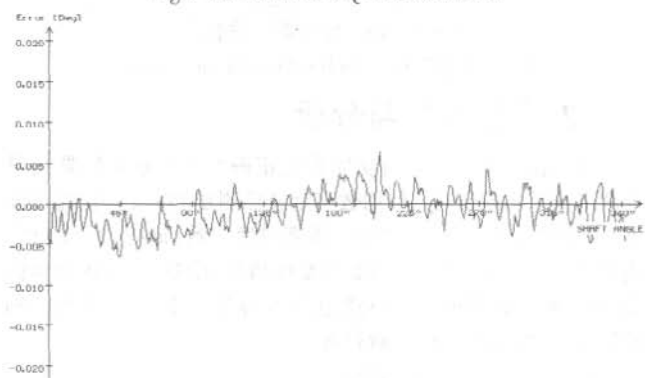


图 5 电场编码器误差曲线

Fig.5 Electric Field Encoder Error Curve

参考文献

- [1]R. C. Moore and Vincent L. Pisacane, Fundamentals of Space Systems, Oxford University press, 1994.
- [2]J. Ludwinski, M. Guman, J. Johannesen, R. Mitchell and R. Staehle, "The Europa orbiter mission design", paper no. 98-4.2.02 presented at the 4th International Astronautical Congress, Sept. 28 - Oct. 2, 1998, Melbourne, Australia.
- [3]贾庆忠 刘永善 刘藻珍. dsPIC30F 数字信号控制器高速串口设计[J].微计算机信息, 2007, 6-1
- [4]ADSP-2106X SHARC Processor User's Manual, March 2004.

[5]High- Performance Serial Transfers Using the Intel386 (TM) EX Microprocessor, May 2000.

[6]Rad- hard Reprogrammable FPGAs with FreeRAM, June 2004.

[7]Y.Netzer, "The Design of Low- noise Amplifiers", Proceeding of the IEEE, June 1981, pp.728- 741.

[8]张世铁,韩旭东,艾华.多圈光电轴角编码器在直线位移测量中的应用[J].光学精密工程,2005,13(z1):76- 80.

作者简介:郭伟强(1977-),男,汉族,中国科学院长春光学精密机械与物理研究所博士研究生,研究方向为空间相机智能控制;金龙旭(1962-),男,朝鲜族,中国科学院长春光学精密机械与物理研究所研究员,博士生导师,研究方向为空间相机智能控制技术。

Biography: GUO Wei- qiang, Male, Born in 1977, Han, Major: Optical engineering; Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences; Research field: Space telescope intelligence control

(130033 吉林 长春 中国科学院长春光学精密机械与物理研究所) 郭伟强

(No.16 East- NanHu Road, Changchun, Jilin, P.R.China Post-code: 130033)GUO Wei- qiang

通讯地址:(吉林省长春市东南湖大路 16 号 长春光学精密机械与物理研究所空间光学部 0734 室)郭伟强

(收稿日期:2008.08.13)(修稿日期:2008.09.25)

(上接第 56 页)

所安装的控制系统可靠性高,稳定性好,易于维护,加工产品的质量也得到了很好的保证,产生了良好的经济效益,从而很好的满足现代印刷行业对纸箱模切加工的需要。

本文作者创新点:将 PLC 技术和工业触摸屏应用在模切机改造中,用电器装置替代了单纯机械结构很难实现的部分功能,实现人机交互功能,使机、电两方面的优势互补,从而较好的实现了高精度、低废品率的要求。通过控制系统的引进,增强了模切机的可移植性,即可单独使用,也可以组合使用。

参考文献

- [1]卫延斌,马新生.今日印刷 2004(11) 55- 56
 - [2]邓星钟.机电传动控制.武汉:华中科技大学出版社,2001
 - [3]李贵和.电气及其控制.重庆:重庆大学出版社,1993
 - [4]王兆义.可编程控制器教程.北京:机械工业出版社,1993
 - [5]杨存祥,李银华,魏巍.基于 SPCE061A 的 ACM12864J 液晶显示模块应用设计[J].微计算机信息,2005,3:121- 122
- 作者简介:陈强(1975—),男(汉族),河北定州人,河北工业大学硕士研究生,讲师,研究方向:机电成套设备研究;张文雅(1983—),女(汉族),河北深州人,河北工业大学硕士研究生,研究方向:现代设计理论及应用;肖艳春(1980—),男(汉族),河北沧州人,河北工业大学硕士研究生,助教,研究方向:机电一体化;关玉明:男,(1957—),河北工业大学机械工程学院教授,硕士生导师,主研方向是机电成套设备。
- Biography: CHEN Qiang born in 1975, male (The Han nationality), native place is ding, zhou city of hebei province, graduate of Hebei University of Technology, Lecturer, Major research direction: equipment of mechanism and electricity.
- 通讯地址:(300130 天津市红桥区光荣道 8 号 河北工业大学东院 447 信箱)张文雅

(收稿日期:2008.08.13)(修稿日期:2008.09.25)