

基于 PCI 总线光电编码器数据采集处理电路的设计

李晨阳^{1,2}, 续志军¹

(1. 中国科学院 长春光学精密机械与物理研究所, 长春 130033; 2. 中国科学院研究生院, 北京 100039)

摘要:介绍了一种基于 PCI 总线的光电编码器数据采集和角度代码处理板卡的设计方案。系统以 TMS320F2812 为核心处理单元, 对采集到的编码器角度信息进行细分、量化, 通过 PCI 总线将处理后的数据传输给计算机显示。阐述了该系统的硬件结构和相应的软件系统设计。

关键词:光电编码器; DSP; PCI 总线

中图分类号: TP274+.2

文献标识码: A

文章编号: 1672 - 9870 (2010) 01-0074-04

The Design of Data Detection and Processing Circuit for Photoelectric Encoder Base on PCI Bus

LI Chenyang^{1,2}, XU Zhijun¹

(1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033;
2. Graduate School of Chinese Academy of Sciences, Beijing 100039)

Abstract: In order to acquisition and process data for photoelectric encoder, a design scheme of data processing card based on PCI bus is presented. In the system TMS320F2812 is used as core processing unit to subdivide and quantify captured data, the processed data is transmitted to computer, the result is showed on computer. The emphasis is on the hardware and software of the system.

Key words: photoelectric encoder; DSP; PCI bus

光电编码器是集光、机、电技术于一体的数字化传感器, 具有高精度、高分辨力、低能耗、输出稳定等优点, 在军事、航天、机器人、生物工程等领域的精密测量与控制设备中得到广泛应用。随着应用领域的不断扩展, 对其数据采集处理也提出了更高的要求。在国内传统的编码器设计中, 编码器光电信号经过独立于计算机之外的数据采集处理电路进行细分、量化处理, 再通过串口或并口形式传输给计算机。国际上则普遍将数据采集和角度信息处理电路集成在计算机内的 PCI 卡上, 通过 PCI 总线将数据传输给计算机, 提高了光电编码器后续处理电路的集成度, 使编码器的信号接口标准化, 计算机只需安装相关驱动程序即可工作, 使用方便且更为适合进行实时显示处理。

PCI 总线即外围部件互连总线, 是先进的高性能 32/64 位地址数据复用局部总线, 具有运行速度快、可扩展性好、兼容性好、稳定可靠、低功耗、规范标准严格等特点, 已成为 PC 机局部总线的主流。PCI 总线作为一种局部总线, 一边与处理器和存储器总线接口, 另一边为外设扩展提供了高速通道, 可以有效的解决数据的实时传输和存储, 为信号的实时处理提供了方便。

为此, 根据课题的具体要求, 将编码器数据采集和角度信息处理电路集成于计算机内, 利用 PCI 总线数据传输性能, 研制了基于 PCI 总线的编码器数据采集处理电路。采用高速 PCI 接口和 DSP 处理芯片, 有效地实现了数据的实时传输与处理。

收稿日期: 2009-11-28

基金项目: 中国科学院长春光机所三期创新项目

作者简介: 李晨阳 (1982-), 男, 硕士研究生, 主要从事电子技术应用的研究, E-mail: mrlcy@qq.com。

通讯作者: 续志军 (1953-), 男, 研究员, 博士生导师, 主要从事计算机测控技术的研究, E-mail: xuzj538@ciomp.ac.cn。

1 系统结构与工作原理

该数据采集处理系统主要由模数转换, DSP 数字信号处理、CPLD、PCI 总线桥、双端口 RAM 几部分组成。

光电编码器电流信号经过放大器, 比较器转换为模拟电压信号, 进入模数转换器 MAX1308, 由 CPLD 芯片 EPM7128 协调 DSP 芯片 TMS320F2812 进行 AD 转换及数字信号的传输采集。DSP 对数据进行细分, 量化等处理, 通过双端口 RAM CY7C0-25AV 传输给 PCI 总线接口芯片 PCI9054, PCI9054 将数据打包发送到 PCI 总线上交由 PC 机显示。硬件原理框图如图 1 所示。

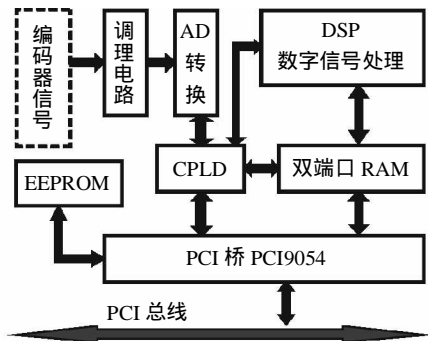


图 1 系统原理框图

Fig.1 Block diagram of the system

2 硬件设计

电路主要分为两部分, 一是信号采集电路, 完成对信号的放大、滤波、整形、AD 转换; 二是数据处理电路, 实现计数、细分、辨向等处理, 并向 PCI 总线发送数据。

2.1 信号采集电路的设计

标准编码器的输出为弱电流信号, 首先通过电位器将编码器输出电流转换为电压, 电位器的阻值由输入信号范围和 AD 模块的参考电压决定, 为了达到理想的调节精度, 电位器阻值不宜过大。标准编码器是基于检测条件下的应用, 所以输出信号频率不高 (一般小于 10kHz), 故选择低频响应好, 性价比高的运放 LM324; 运放采用单 5V 供电方式即可满足输入输出的幅值条件; 输出信号中存在直流量且容易受到外界共模干扰的影响, 故运放采用差分结构, 经差分运放后信号送入 MAX1308 进行 A/D 转换。为了满足编码器解码时序的要求, 需将运放输出的正弦波通过比较器 LM2901 和异或门

(异或门在 CPLD 中实现) 转换为数字信号, 送入 DSP 进行计数细分等运算。

由于 MAX1308 和 LM2901 是 5V 的 TTL 逻辑标准, 而 F2812 的外设输入/出是 3.3V 的 CMOS 电平标准, 因此需要采用电平转换芯片来连接, EPM7128 兼容 5.0V 和 3.3V 的不同电平标准, 又可以取到混合逻辑系统的电平匹配, 可同时实现电平转换及 DSP 对 A/D 转换器的逻辑控制。信号采集电路原理如图 2 所示。

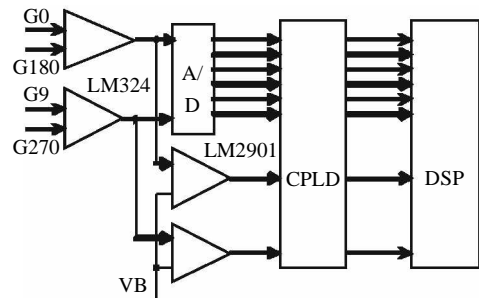


图 2 数据采集电路原理图

Fig.2 Hardware construction of data detection circuit

2.2 数据处理电路的设计

DSP 将采集的数据进行细分量化处理, 通过 XINTF 接口将数据写入双端口 RAM。F2812 的 XINTF 接口是一个符合 2812 内核读写标准的外部存储器扩展接口, 最大可以扩展多达 1M×16bit 数据程序空间, 其中区域 2 和 6 可以用来扩展 SRAM 和 FLASH, 用于系统的数据和程序存储。同时 PCI 接口芯片通过 RAM 的另一个端口对 RAM 进行读写。

双端口 RAM 在中间层核心通信控制板中起到 PCI9054 与 F2812 交换数据的缓冲作用。双端口 RAM 的特点在于具有两组相互独立的地址线、数据线和控制线, 片内包含的控制逻辑解决了三个重要的问题: 处理器之间的信号关系(中断逻辑); 主机和从机 CPU 正在使用同一地址时的时间关系(仲裁逻辑)和把一块存储器临时分配到某一边的硬件支持(旗语逻辑), 从而保证双机之间数据、信号交流的正确进行。

在数据交换过程中, 存在存储空间争用问题, 本系统设计通过中断方案来解决。这是因为使用中断方案硬件连接简单, 对于 PCI 主动传输数据或 DSP 主动传输数据都采用中断通知的方法, 节省系统开支, 配合相应的软件, 完成数据交换。由于系统本身速度相当快, PCI 总线速度为 33MHz, F2812 运行在 150MHz, 并且中断程序经过优化处理, 因

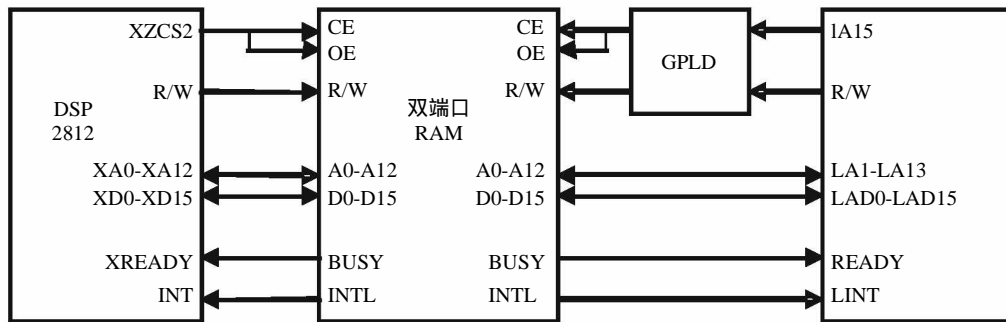


图3 数据处理电路硬件连接

Fig.3 Hardware construction of data processing circuit

此并不会给系统性能带来显著影响,系统可靠性和稳定性也能够得到保证。

双端口 RAM CY7C025AV 设计有硬件中断信号,当用户使用中断功能时,地址 FFEH 和 FFFH 两存储单元分别作为左、右端口的中断标志。当右(左)端口向 FFEH(FFFH)进行写操作时(内容任意),左端口的 \overline{INT}_L (右端口的 \overline{INT}_R)输出低电平,向左(右)CPU 申请中断。当左(右)端 CPU 读 FFEH(FFFH)单元时,清此中断标志(\overline{INT} 为高)。

PCI9054 本地地址总线硬件连接主要包括以下内容:PCI 数据总线和地址总线与中数据交换缓冲双端口 RAM CY7C025AV 的连接、PCI 对本地空间读写信号连接、中断引脚的连接、本地地址 PCI 总线模式选择、PCI 功耗选择以及本地数据总线带宽选择等。

PCI9054 本地总线采用复用地址线和数据线的 C 模式,数据总线宽度为 16bit。这样模式选择信号 MODE [1:0] 接低电平, LBE [3:0] 的 BE3#将作为数据总线的高 8 位 LD [15:8] 允许、BE0#作为数据总线的低 8 位 LD [7:0] 允许、BE1#将作为地址总线 LA1 使用, BE2 #不使用。数据总线的 LD [15:0] 接到双端口 RAM 的数据总线 DB [15:0], 地址总线 LA [13:2]、BE1#连接双端口 RAM 的地址总线 AB [12:0], 地址总线的 LA15 接入 CPLD 译码后作为双端口 RAM 的片选信号,本地读写信号接入 CPLD 后反相作为双端口 RAM 的读写信号(双端口 RAM 的读写信号和 PCI 本地读写信号时序逻辑刚好相反),双端口 RAM 的右中断信号 INTR#信号接入 PCI 本地中断引脚 LINT#作为中断通知 PCI 中断。

当 AD 转换器捕捉到编码器信号并完成一次转换时,将通过 CPLD 将中断信号发送给 DSP 同时 CPLD 将 AD 的数字信号做电平转换输出给 DSP 处理, DSP 处理后将数据写入双端口 RAM 左端口,

双端口 RAM 一端有数据写入时就会向另一端发出中断信号, PCI9054 进中断读取数据,并将数据打包送入 PCI 总线, PC 机完成显示。硬件连接如图 3 所示。

3 软件设计

3.1 DSP 程序流程

DSP 主线程主要完成初始化 DSP 硬件资源、初始化数据结构,通过通用 I/O 口采集 CPLD 的数据,对数据经行辨向细分、对径相加,最后将得到的长整型数据写入双口 RAM.xint1 中断子程序通过对编码器周期信号加减计数及 I/O 端口状态查询实现辨向和细分。程序流程如图 4 所示。

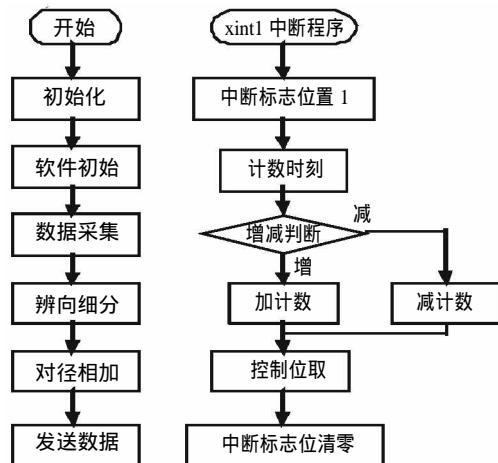


图4 DSP 软件流程图

Fig.4 Flow chart of DSP

3.2 PCI9054 的软件设计

PCI9054 的软件包括两部分:底层的设备驱动程序和上层的应用程序。

设备驱动程序提供连接到 PCI 板卡的软件接口,及核心是如何完成硬件操作。它主要完成了工作:对设备的初始化、对端口的读写操作、对

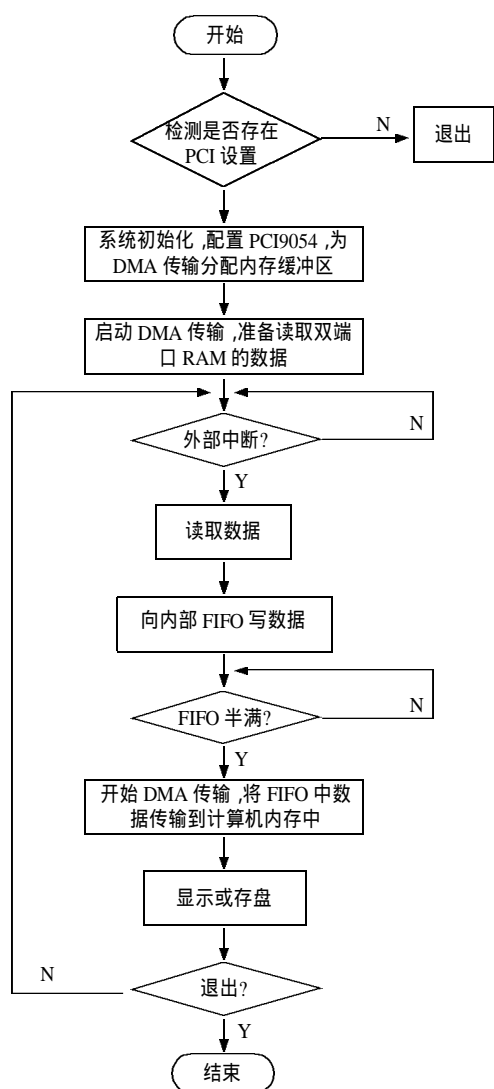


图5 PCI驱动程序流程图

Fig.5 Flow chart of PCI driver program

中断的处理、对内存的访问、对DMA的处理等。在目前主流的操作系统Windows XP和Windows NT中,设备驱动程序一般根据Windows驱动程序模型(WDM)设计。开发WDM驱动程序的主要工具为微软提供的开发软件包Device Driver Kits(DDK)和一些第三方为方便开发用户而提供的开发工具。在本系统中,开发、编译和调试设备驱动程序使用的是NuMega公司的DriverStudio工具包。其中的DriverWorks以面向对象的方式,将WDM和NT下编写驱动程序所需的对内核的访问及对硬件的访问封装成类,再加上功能强大的驱动程序代码生成向

导,简化了驱动程序开发的难度,缩短了开发周期。同时,DriverWorks被嵌入到VC中也大大方便了开发。程序流程如图5所示。

应用程序是用VC++6.0进行开发的单文档界面应用程序,提供了良好的用户界面,用户可以方便地对数据采集工作的控制、对传输通信的控制、对存储以及显示的控制。主要完成将采集到计算机内存的数据换算成角度值,实时显示在计算机屏幕上。

4 结论

本文提出了一种基于PCI总线光电编码器数据采集处理电路的设计方案,实验证明,该方案可以完成编码器的数据采集处理工作。在硬件设计中,考虑到PCI总线及DSP高频信号的干扰,电路采用4层板设计,PCI9054地址和数据线布线长度控制在1500mil以内,时钟线长度为2500mil左右。软件设计中,采用中断方案解决数据交换过程中的存储空间争用问题,节省系统开支,系统可靠性和稳定性也能够得到保证。基于DSP的PCI总线数据采集系统充分利用了DSP丰富的内部资源、强大的数字信号处理能力及PCI总线的高传输速度,在其它场合也有广泛的应用。

参考文献

- [1] 王晓东,刘文耀,金月寒,等.基于DSP和CPLD的激光雷达图像采集和显示集成系统[J].光学精密工程,2004,12(2):190-194.
- [2] 万山明.TMS320F281x DSP原理及应用实例[M].北京航空航天大学出版社,2007.
- [3] 姜培培,裘燕青,傅志辉,等.基于DSP和FPGA的多路型光纤光谱仪系统[J].2006,14(6):944-948.
- [4] 武安河.Windows2000/XPWDM设备驱动程序开发(第2版)[M].电子工业出版社,2005.
- [5] 夏宇闻.Verilog数字系统设计教程[M].北京航空航天大学出版社,2008.
- [6] 袁晓兵,张新.PCI总线数据采集卡Windows NT驱动程序的设计[J].光学精密工程,2001,9(1):89-92.
- [7] 李拥军,杨立淑.光电编码器测速算法的IP核设计[J].长春理工大学学报,2008,31(3):35-37.