

80C196 单片机和 CPLD 在光电轴角编码器中的应用

Design of optical encoder based on 80C196KC Microcontroller and CPLD

(1. 中科院长春光学精密机械与物理研究所;2. 北京中国科学院研究生院)刘汉平^{1,2} 冯长有¹ 丁林辉¹

Liu,Hanping Feng,Changyou Ding,Linhui

摘要:研制了一种以 80C196 单片机加 CPLD 双片结构实现的 16 位绝对式光电轴角编码器,采用 80C196 实现软件插值细分、代码转换、校正等,采用 CPLD 代替传统的外围集成电路,并且给出了系统硬件组成和软件控制流程。

关键词:光电轴角编码器;CPLD;80C196KC

中图分类号:TP212.14 文献标志码:B

Abstract: The optical-electric encoder was studied and developed using 80C196KC Microcontroller and CPLD. The 80C196KC Microcontroller was used for interpolation, Gray codes switching and modifying. Its hardware circuits and software structure were respectively analyzed in detail. To minimize the size of PCB and improve high reliability, the peripheral hardware circuits were designed in a single piece of CPLD.

Key words: optical-electric encoders; CPLD; 80C196KC Microcontroller

技术创新

1 引言

光电轴角编码器是一种采用光电方法,将机械转角转换成数字电信号输出的数字测角装置。它可以和显示装置或计算机相连,实现动态测量和实时控制。也可以利用它实现直线位移、转速等其它物理量的测量。

目前,单片机已广泛应用到光电轴角编码器数据处理系统设计中,通过灵活的设计,单片机的软件可以实现各种不同的逻辑运算和控制功能,但是在以单片机为主构成的系统中还需要大量的中、小规模数字集成电路。随着电子技术的高速发展,采用具有 ISP(系统内编程)功能的 CPLD(复杂的可编程逻辑器件)取代传统单片机外围的中、小规模集成电路已经成为技术发展的必然趋势。这种器件无需拆卸即可在系统内重新配置逻辑功能,使数字系统的设计发生了革命性变化。新研制的光电轴角编码器结合单片机和 CPLD 器件的各自优点,以 MCU+CPLD 双片结构设计了 A/D 数据采集、处理和显示系统。

2 系统的硬件设计

如图 1 所示,系统主要由 80C196KC 单片机,ALTERA 公司的 EPM7128SLC84-15,编码器信号放大、整形电路和显示电路构成。单片机按照系统的要求,根据算法编写相应的软件程序,处理由 CPLD 传送过来的数据,并把处理结果送入 CPLD 构造的显示缓存中,由 CPLD 完成数据的动态扫描显示。

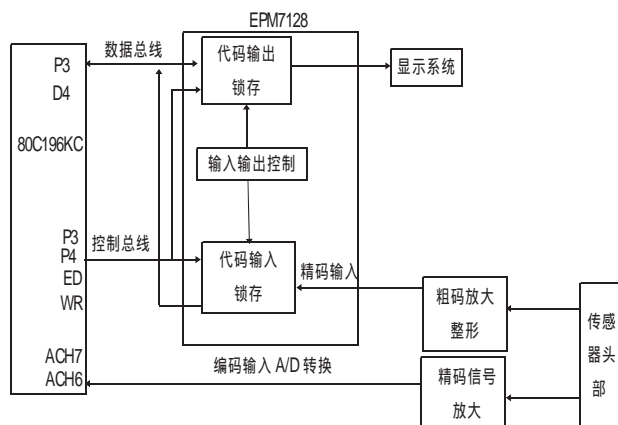


图 1 系统硬件结构框图

2.1 信号放大与整形电路

如图 2 所示,光电编码器读数头输出为弱电流信号,需经对地电阻(电位器 P1)形成电压信号后经放大器(LM124)与比较器(LM139)转换成能被微处理器处理的 TTL 电平。对不同的信号可以调整电位器的电阻来改变放大倍数。

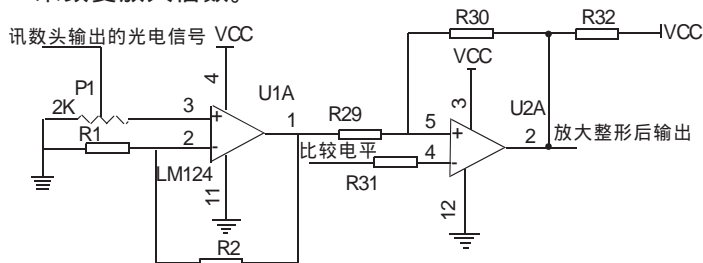


图 2 编码器信号放大与整形电路

2.2 基于 CPLD 的 I/O 接口电路

EPM 7128SLC84-15 是 ALTERA 公司的 MAX-7000S 系列 CPLD,它采用 CMOS 工艺,并以第二代矩

刘汉平:硕士研究生

基金项目:国防军工技改项目(No.C02S01S)

阵结构为基础,此器件内集成了6000门,其中典型可用门为2500个,有128个逻辑单元,60个可用I/O口。ALTERA公司的CPLD开发工具MAX+plus,支持多种输入方式,给设计开发提供了极大的方便,因此本系统采用MAX+plus进行设计。系统的主体部分用原理图输入方式,由于库中提供现成的芯片,所以使用很方便。原理图输入部分图所示(略可向作者索取),主要完成以下逻辑功能:

分别由2片244及2片373实现数据的输入输出锁存;

用3-8线性译码器和逻辑门电路实现原始数据得输入和处理后二进制角度的输出控制,单片机80C196KC通过控制总线选通各个锁存器,读入输入的粗码值,单片机完成实时处理后,由CPLD内部74LS373锁存器输出16位二进制角度代码。

由于系统使用了低成本的CPLD,将系统所需的硬件资源进行了整合集成,提高了系统硬件的配置能力和可靠性,并且充分利用了单片机的软件资源优势。主要特点:可靠性高,传统的系统除了单片机外还有大量的中小规模集成电路,在高速、强电磁干扰等恶劣条件下,芯片的数量越多受到干扰的可能性就越大,造成单片机频繁出现程序跑飞、系统复位。采用CPLD器件可减少系统受干扰的几率,显著提高系统的可靠性。尽管在功能开发上,CPLD器件通过EDA软件实现,但物理机制却像一片74LS373那样属纯硬件电路,十分可靠。通过合理设计,在大多数应用中无须考虑复杂的复位和初始化,设计中只须利用简单的语句将闲置状态导入同一初始入口,就能有效防止任何可能的“死机”现象。开发周期短,系统具有可升级性。由于CPLD的最大特点就是可以通过软件编程对其器件的结构和工作方式进行重构,能随时进行调整以满足产品升级的需要。采用EDA的方法对系统设计,用户不仅可通过直接对芯片结构的设计实现多种数字逻辑系统功能,而且由于管脚定义的灵活性,减轻了电路图设计和电路板设计的工作量和难度,硬件设计可以如软件设计一样方便快捷,改变了传统数字系统及用单片机构成的数字系统的设计方法、设计过程,缩短了开发周期,提高了效率。

3 系统的软件设计

系统软件采用MCS96汇编语言编程,采用模块化结构设计,各个功能子块独立,调试方便,并容易根据需要扩展。图3为系统程序总框图,初始化程序包括系统配置、A/D复位等;数据采集子程序包括采集精码及矩阵码(编码器码盘采用矩阵码)、A/D转换;细分程序包括偏移码处理、象限判别、除法运算、细分查表。由于制作粗码允许较低的精度,粗码道某一些端面位置偏离了理论位置(即有位置偏差),从而使精度降低、甚至错码,这时可以用一组精度较高的精码道来

发现它,并校正这个偏差,即为精粗校正子程序。最后通过并口或RS232实现二进制角度代码的输出。

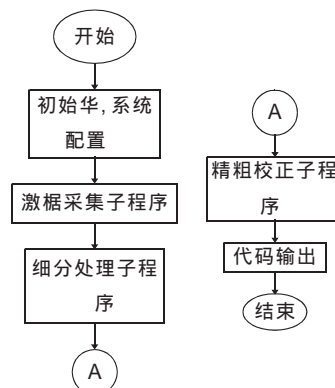


图3 系统程序总框图

4 结束语

该系统以MCU+CpLD双片结构为核心的数据采集处理系统,在EDA工具的协助下采用自顶向下的系统设计方法,缩短了开发周期,提高了设计效率。充分利用了80C196KC的高速数学处理能力,使它能较好的实现对较大规模现场的各种条件进行实时数字化处理和精确控制。这种系统结构已经成功地应用于光电轴角编码器中,取得了较好的实际效果。

参考文献:

- [1]KIM C J. Polynomial fit of interferograms[J]. Appl.Opt, 1982,21(24):4521- 4525
- [2]8XC196Kx, 8XC196Jx, 87C196CA Microcontroller Family User's Manual
- [3]戴启华等.话路时间校对和认证系统的安全策略研究[J].微计算机信息,2005,2:200- 201
- [4]宋万杰,罗丰,吴顺君.CPLD技术及其应用[M].西安电子科技大学出版社,1999
- [5]孙涵芳.Intel 16位单片机.北京:北京航空航天大学出版社,2000

作者简介:刘汉平(1981—),男,中国科学院长春光学精密机械与物理研究所,硕士研究生,主要研究方向为光电传感技术;Email: kip14@163.com;冯长有(1963—),男,中国科学院长春光学精密机械与物理研究所,研究员,主要研究方向为光电传感技术。E-mail: fengcy@ciomp.ac.cn

Author brief introduction:Liu,Hanping, male, post-graduate of CIOMP, majoring in optical - electric encoders;Feng Changyou, male, researcher of CIOMP, majoring in optical - electric encoders

(130033 吉林长春中国科学院长春光学精密机械与物理研究所)刘汉平 冯长有 丁林辉

(100039 北京中国科学院研究生院)刘汉平

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China) Liu, Hanping Feng, Changyou Ding, Linhui

(投稿日期:2005.8.1) (修稿日期:2005.8.12)