

CMOS 图像传感器非均匀性实时校正算法研究

郭文豹^{1,2}, 魏仲慧¹, 何 昕¹, 郭敬明¹

(1 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033; 2 中国科学院 研究生院, 北京 100039)

摘 要: 讨论了两点校正法的原理和算法, 并针对高速 CMOS 图像传感器 LUPA300, 以 FPGA 作为系统硬件载体设计了非均匀性校正系统, 进行实时非均匀性校正. 实验结果表明, 该系统能够有效地实时校正图像传感器的非均匀性, 输出图像质量较高.

关键词: CMOS 图像传感器; FPGA; 实时; 非均匀性校正

中图分类号: TN911.73

文献标识码: A

文章编号: 1000-7180(2011)02-0171-04

Real-Time Non-Uniformity Correction Algorithm for CMOS Image Sensor

GUO Wen-bao^{1,2}, WEI Zhong-hui¹, HE Xin¹, GUO Jing-ming¹

(1 Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China; 2 Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)

Abstract: The principle and algorithm of two-point correction are discussed. And a non-uniformity correction system, whose hardware platform is FPGA, were designed. LUPA300, was used in the system. Real-time non-uniformity correction was implemented in the system. The experimental result shows that system is effective to the real-time correction of the image sensor's non-uniformity, and the system has a good image quality.

Key words: CMOS image sensor; FPGA; real-time; non-uniformity correction

1 引言

CMOS (Complementary Metal Oxide Semiconductor) 图像传感器是一种采用 CMOS 标准工艺制造的应用于图像处理的器件. 与电荷耦合器件 (CCD) 相比较, CMOS 图像传感器具有低成本、低功耗、能与后续处理电路实现片上系统集成等特点, 在三维空间测量、平面移动测量中得到广泛应用^[1].

但是, 任何类型的图像传感器都存在不同程度的非均匀性问题. 在理想的情况下, 当图像传感器受均匀光照时, 输出的视频信号幅度应该完全相同. 但实际上, 由于制作器件的半导体材料不均匀、掩膜误差、缺陷以及工艺条件等客观因素的影响, 必然造成器件中光生电荷扩散长度的差异, 光子吸收深度的差异以及象元光敏面尺寸大小的差异, 同时图像传感器本身

也具有非线性特性. 在这些因素的共同影响下, 造成了图像传感器的光响应非均匀性^[2]. 图像传感器非均匀性的存在, 严重影响了获取图像的质量.

2 两点校正法

两点法是在光敏单元的输出与辐照度成线性关系的前提下建立的, 它以某一直线作为标准, 通过选择合适的斜率和偏置校正系数, 将所有光敏单元的转换特性均校正为与标准直线重合 (即有相同的线性函数), 从而使所有的光敏单元在相同的辐照度下, 有相同的输出^[3].

假设 CMOS 图像传感器中每个像素单元的响应表示为:

$$y_{ij}(x) = l_{ij}x + m_{ij} \quad (1)$$

其中, x 为像素单元受到的辐照度, l_{ij} 为像素单元响

收稿日期: 2010-01-08; 修回日期: 2010-03-14

基金项目: 国家“八六三”计划项目 (2007AA12Z113)

应增益, m_{ij} 为偏移量, $y_{ij}(x)$ 为该像素单元的响应输出.

两点法的校正公式为:

$$y'_{ij}(x) = k_{ij}y_{ij}(x) + b_{ij} \quad (2)$$

其中, k_{ij} 和 b_{ij} 分别为增益校正参数和偏移量校正参数. 通常取两种光照强度下的响应作一条直线作为理想响应曲线. 在比较均匀的光照下, 分别拍摄较亮和较暗的两幅图像, 得到两种光强下的两幅非均匀图像分别为

$$y_{ij}(x_1) = l_{ij}x_1 + m_{ij} \quad (3)$$

$$y_{ij}(x_2) = l_{ij}x_2 + m_{ij} \quad (4)$$

再分别求出两种光强下的像素单元响应平均值

$$\bar{y}(x_1) = \frac{1}{H \times V} \sum_{i=0}^{i<V} \sum_{j=0}^{j<H} y_{ij}(x_1) \quad (5)$$

$$\bar{y}(x_2) = \frac{1}{H \times V} \sum_{i=0}^{i<V} \sum_{j=0}^{j<H} y_{ij}(x_2) \quad (6)$$

其中, H 和 V 分别为 CMOS 传感器像素阵列的水平方向和垂直方向的像素单元个数. 将上式代入校正公式(2), 令 $y'_{ij}(x_1) = \bar{y}(x_1)$, $y'_{ij}(x_2) = \bar{y}(x_2)$ 可得到

$$\bar{y}(x_1) = k_{ij}y_{ij}(x_1) + b_{ij} \quad (7)$$

$$\bar{y}(x_2) = k_{ij}y_{ij}(x_2) + b_{ij} \quad (8)$$

由式(7)和式(8)可以得到校正增益和偏移量增益为:

$$k_{ij} = \frac{\bar{y}(x_1) - \bar{y}(x_2)}{y_{ij}(x_1) - y_{ij}(x_2)}$$

$$b_{ij} = \frac{\bar{y}(x_2)y_{ij}(x_1) - \bar{y}(x_1)y_{ij}(x_2)}{y_{ij}(x_1) - y_{ij}(x_2)}$$

两点校正法的原理如图 1 所示.

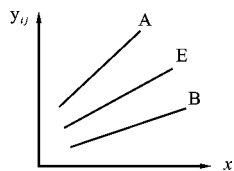


图 1 两点校正法原理图

将点 $(x_1, \bar{y}(x_1))$ 和点 $(x_2, \bar{y}(x_2))$ 确定的直线 E 作为 CMOS 传感器像素单元理想响应, 其中和分别为传感器中所有像素单元在辐照度 x_1 和 x_2 下响应的平均值. 通过旋转和平移将像素阵列中的所有

像素单元响应如 A 和 B , 校正为与理想影响一致, 从而达到消除非均匀性^[4]的目的.

3 非均匀性校正系统设计

3.1 图像传感器

图像传感器选用 CYPRESS 公司推出的一款高速面阵 CMOS 图像传感器 LUPA300, 它的基本性能如表 1 所示^[5].

表 1 LUPA300 典型参数

参数	典型值
像素数	640(H) × 480(V)
像素尺寸	9.9 μm^2
最大数据速率/时钟	80MPS/80MHz
最大帧频	250fps
动态范围	61dB
最大功耗	190mW

LUPA300 片内集成了 10bit 的 A/D 转换器, 可以输出 10bit 的数字图像数据, 在输出数字图像数据的同时, 还提供列有效信号 LINE_VALID、帧有效信号 FRAME_VALID, 便于外部电路同步读取数字图像数据^[6].

LUPA300 内部有 16 个 16bit 的寄存器, 其图像帧频、曝光时间、增益控制、图像开窗等均可以通过设置这些内部寄存器来进行控制. LUPA300 通过三线 SPI (Serial-to-Parallel Interface) 接口对 CMOS 传感器内部寄存器进行设置. SPI 时序如图 2 所示. 串行数据 16bit 一组, 高 4 位为地址位, 低 12 位为数据位.

3.2 系统组成

系统组成如图 3 所示. 主要包括 CMOS 图像传感器、FPGA^[3]、SRAM 芯片、各种接口芯片以及电源芯片. FPGA 提供 CMOS 传感器的时序驱动, 然后在读取图像数据的过程中, 结合上位机传递过来的校正参数, 按照校正公式对输出图像进行实时非均匀性校正, 将校正后的图像经 Camera Link 接口传递给 PC 机显示.

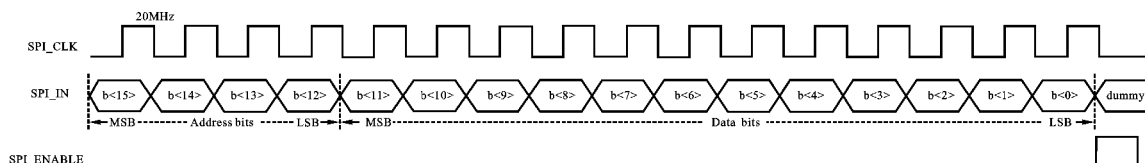


图 2 SPI 时序图

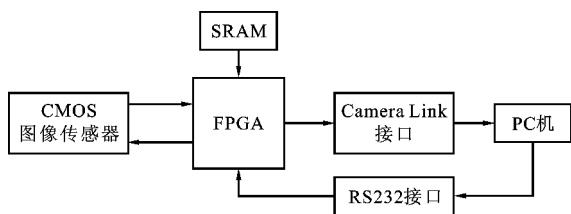


图3 系统框图

4 FPGA 逻辑电路设计

FPGA作为整个系统的核心器件,主要负责非均匀性校正算法的实现,同时协调整个系统各个器件之间的通讯和逻辑控制功能。FPGA内部主要功能模块划分如图4所示。

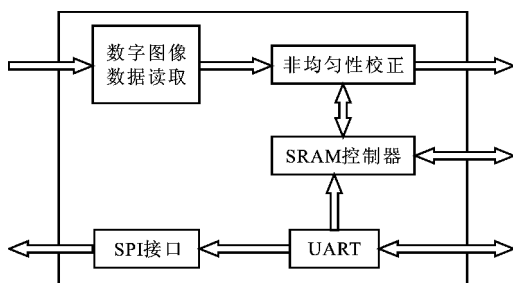


图4 FPGA内部功能模块划分图

文中根据自顶向下的设计方法,从系统级开始,把系统划分为基本功能单元,然后再把每个基本功能单元划分为下一层次的基本单元。然后将所有的输入输出信号分配到各个功能模块单元中,对每个功能单元分别进行Verilog设计输入、功能仿真。

4.1 CMOS图像传感器驱动时序

CMOS图像传感器驱动时序主要由UART(Universal Asynchronous Receiver Transmitter)模块和SPI接口完成。配置参数通过PC机串口传输给FPGA,经FPGA内部UART模块译码后,FPGA将接收到的参数通过SPI接口发送给CMOS芯片,配置其内部寄存器,同时将接收到的数据返回给上位机,验证配置参数的正确性。

UART模块采用8倍波特率的采样时钟,对每个数据位采样八次,取中间三个点作为采样数值,这样就可以使采样信号总是在每个接收位的中间采样,可以有效的抑制干扰和提高数据传输的可靠性。

FPGA收到串口传递过来的参数后,按照图4要求发送配置波形,通过SPI接口配置CMOS图像传感器内部寄存器,驱动其正常工作。

4.2 非均匀性校正设计

系统第一次工作时,先分别在亮光下拍摄一副较亮图像,在暗光下拍摄一副较暗图像,得到两种幅

照度下的像素非均匀响应,即得到式(3)和式(4),然后结合式(7)和式(8),计算出非均匀性校正参数 k_{ij} 和 b_{ij} 。为了便于FPGA进行乘加操作,将计算得到的校正参数进行取整,保留整数部分后,以补码的形式保存在PC机中。

此后系统工作时,校正参数通过PC机RS232串口发送给FPGA,FPGA接收到校正参数后将其存储到SRAM中。在CMOS图像传感器配置成功后,FPGA读取其输出的数字图像数据,配合行有效信号LINE_VALID和帧有效信号FRAME_VALID,同时读取存储在SRAM中的校正参数,针对每一个像素响应,结合校正参数按照式(2)计算,进行实时非均匀性校正,得到校正后的图像数据。

5 实验结果

系统上电之后,FPGA对CMOS图像传感器内部寄存器进行配置。配置成功之后,图像传感器输出数字图像数据。FPGA读取数字图像数据和同步信号,在内部进行时序调整,转换为符合camera link接口协议的信号,输出给PC机中带有camera link接口的采集卡实时显示。

图5为校正前拍摄的图像。图6为校正后拍摄的图像。经过对比可以看到,由于CMOS图像传感器的光响应非均匀性,图5的图像中有许多竖线条纹,严重影响了图像的视觉效果。而校正后得到的图6中的图像竖线条纹消失,图像更清晰,成像质量提高,有效地实时校正图像传感器的非均匀性。

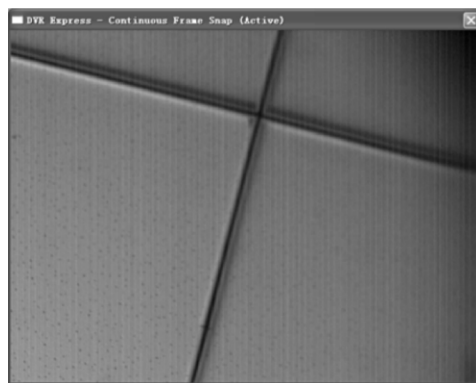


图5 校正前拍摄图像

两点校正是假定图像传感器在有效工作范围内的响应是线性的。实际上,CMOS传感器像元的响应不是绝对线性的,而且对于非均匀性较大或离校正参数测试点较远,它们的残留非均匀性就较大,校正的效果不是太好,因此若要求较高的话,需要采取其他校正方法进行进一步校正。就本次设计而言,

两点法校正后的图像可以满足视觉要求,无需进一步校正^[7].

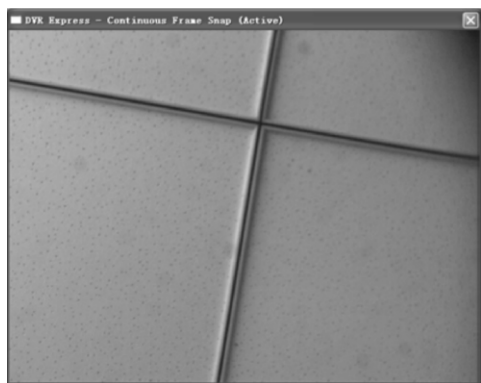


图6 校正后拍摄图像

6 结束语

文中针对 CMOS 图像传感器存在的非均匀噪声,设计了基于两点法的非均匀性校正算法,在以 FPGA 为核心的校正系统中实时实现.设计的所有逻辑模块都由 FPGA 编程实现,具有较高的系统可重构性.实际应用证明,该系统硬件电路,能够有效的实现实时非均匀性校正,成像质量较高,并且易于

控制,适用于高速摄像等应用场合.

参考文献:

- [1] 姜秀彬,毛霖,何乐年. 一个提高 CMOS 图像传感器的动态范围的算法[J]. 微电子学与计算机,2006,23(2):45—48.
- [2] 余传祥. 图像传感器不均匀性校正方法及实现研究[D]. 重庆:重庆大学,2004.
- [3] 罗华,杜鹃,刘宏,等. 基于 DSP 和 FPGA 的实时信号处理系统[J]. 微电子学与计算机,2007,24(8):113—117.
- [4] 蔡荣太,王延杰. 图像传感器非均匀性的三步校正法[J]. 半导体光电,2007,28(6):888—891.
- [5] 肖峻. 基于 FPGA 的非制冷红外焦平面阵列非均匀性校正技术研究[D]. 成都:电子科技大学,2008.
- [6] Cypress Semiconductor Corporation, LUPA — 300 CMOS VGA Sensor [S]. San Jose, CA95134 — 1709,2007.
- [7] 夏宇闻. Verilog 数字系统设计教程[M]. 北京:北京航空航天大学出版社,2008.

作者简介:

郭文豹 男,(1986—),硕士研究生.研究方向为数字图像处理.