

文章编号:1007-2780(2011)03-0370-04

可扩展式自适应光学系统波前处理器的硬件设计

贾建禄^{1,2}, 王建立¹, 赵金宇¹, 吴元昊¹, 邵 亮¹, 赵 波¹

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033, E-mail: jianlucimp@163.com;

2. 中国科学院 研究生院, 北京 100039)

摘 要: 为满足大型地基高分辨率成像望远镜对自适应光学系统波前处理的需求, 需设计千单元的自适应波前处理系统。为此提出了一种可扩展式的自适应光学系统波前处理器。系统由波前处理主板和波前处理子板组成, 每块波前处理主板可扩展 10 块波前处理子板。整个系统可以完成 2 000 帧/s 的实时波前图像的采集、子孔径斜率的计算、波前拟合和 1 200 路的控制促动量输出的任务。详细给出了整个系统的硬件设计方案、实施过程和实验结果。

关 键 词: 自适应光学系统; 波前处理器; 可扩展

中图分类号: TN911.73 文献标识码: A DOI: 10.3788/YJYXS20112603.0370

Hardware Design for Extendible Adaptive Optics System Wave-Front Processor

JIA Jian-lu^{1,2}, WANG Jian-li¹, ZHAO Jin-yu¹, WU Yuan-hao¹, SHAO Liang¹, ZHAO Bo¹

(1. Changchun Institute of Optics, Fine Mechanics and Physics,

Chinese Academy of Sciences, Changchun 130033, China, E-mail: jianlucimp@163.com;

2. Graduate University of Chinese Academy of Sciences, Beijing 100039, China)

Abstract: For the need of lager ground-based high resolution EO imaging telescope adaptive optics wave-front processing, thousands of units AO wave-front processing system is required to design. In this paper, an extendible adaptive optics wave-front processor has been presented. This system uses wave-front processing host board and wave-front processing sub board, and can realize expansion according to the scale of adaptive system. Each wave-front processing sub board can promote the output of 120 roads, with the maximum expansion capacity of 10, the system can reach 2 000 frames/s sampling and processing frequency and promote the momentum of the output of 1 200 roads. This article gives a detailed design, implementation and test results.

Key words: adaptive optics; wave-front processor; extend

1 引 言

波前处理机是自适应光学系统的运算核心, 用于把哈特曼波前传感器所测到的波前畸变信息转化成波前校正器的控制信号, 以实现自适应光

学系统的闭环控制。为了提高自适应光学系统的控制带宽, 必须提高自适应光学系统的采样频率和运算速度。在采样频率一定的情况下, 波前处理机的计算延时将直接影响系统的控制带宽。同时, 自适应光学系统规模(波前探测器子孔径数量

收稿日期: 2010-11-26; 修订日期: 2011-01-25

基金项目: 国家高技术(863)计划课题(No. 2009AA8080603)

作者简介: 贾建禄(1982—), 男, 内蒙古赤峰人, 博士研究生, 助理研究员, 主要从事硬件电路和 FPGA 方面的研究。

和波前校正器单元数量)主要由大气相干长度确定,只有当波前探测器的子孔径大小和波前校正器的单元大小相当时,才能较好地补偿大气扰动引起的波前相位畸变。系统的规模需随着望远镜口径的增加而增加,如对于 4 m 口径的望远镜而言,初步考虑系统的规模需达到 1 000 单元左右^[1]。目前,国内外实际应用中的实时波前处理机大部分是针对特定的大型望远镜而设计的专用波前处理机,缺乏通用性和扩展性。如中科院光电所的 61 单元 AO^[2]系统中的波前处理使用了 17 片 DSP,美国空军新一代 SOR 自适应光学系统^[3]仅波前复原就用到了 1 024 块 16 位的定点 DSP。每片 DSP 都需要大量的外围电路,造成系统电路结构复杂、系统庞大。

本文提出一种可扩展的自适应波前处理器,并采用了 FPGA 技术^[4-6],在显著提高计算延时的前提下,同时提高了系统的集成度、通用性和扩展性。

2 实 验

2.1 系统设计

图 1 为可扩展式自适应光学系统波前处理机的系统结构框图,系统由主控计算机、波前处理主板、可扩展的波前处理子板以及 PXI 工控机箱组成。波前处理主板与主控计算机通过 PXI 总线进行通信,波前处理子板与波前处理主板通过自定义的板间总线进行通信。主控计算机完成相机的配置,配置数据下载以及整个自适应系统控制、显示等功能;波前处理主板主要完成波前子孔径斜率计算、与主机进行通信以及协调控制各处理子板的任务;波前处理子板完成波前拟合、误差修正、促动器控制量计算以及多路 D/A 转换和运算放大器所需促动量输出等功能。

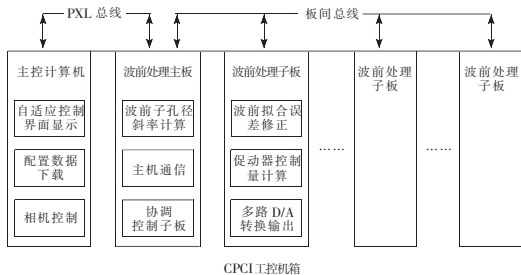


图 1 可扩展式自适应波前处理机系统结构框图

Fig. 1 Extendible adaptive optics system wave-front processor

2.2 波前处理主板的设计

波前处理主板主要完成高速图像采集、图像预处理、波前子孔径斜率计算、各个波前处理子板协调控制以及与主机通信等功能。板内包括图像采集模块、主机通信模块、板间通信模块、存储模块^[7]、电源和显示模块等,其功能框图如图 2 所示。设计完成的 PCB 实物图如图 3 所示。

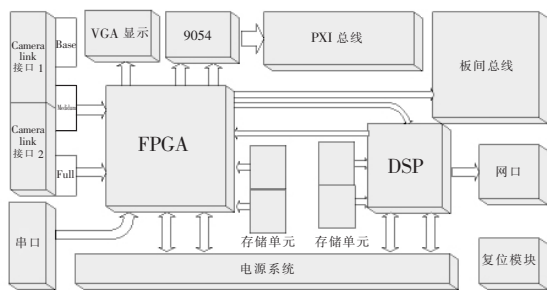


图 2 波前处理主板系统结构框图

Fig. 2 Wave-front host PCB system chart

外部接口主要有 Full 模式的 Camera Link 接口、网络接口、板间通信接口、VGA 显示接口、PXI 通信接口及串行接口。高速图像数据通过 Camera Link 解码芯片后的 TTL 电平进入 FPGA 芯片, FPGA 芯片完成对高速图像数据的采集。并通过 PXI 总线将图像上传至主控计算机。高速图像数据在 FPGA 完成子孔径质心运算,将子孔径质心偏移量通过板间总线传输至波前处理子板。波前处理主板上的 DSP 芯片负责远程程序及配置数据更新、网络通信、外部设备控制、系统工作状态控制等工作^[8]。

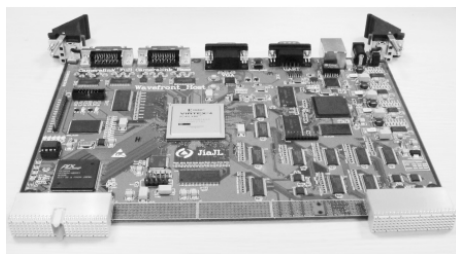


图 3 波前处理主板

Fig. 3 Wave-front host PCB

2.3 波前处理子板的设计

波前处理子板卡主要进行波前拟合、误差修正、促动器控制量计算, PI 控制及 D/A 转换, 将促动器控制模拟量输出等功能, 波前处理子板主要包括板间通信模块、FPGA + DSP 运算控制模

块和高速 D/A 模块。系统框图如图 4 所示,设计完成的 PCB 实物如图 5 所示。系统中选用的 FPGA 为 Xilinx 公司的 Viretx-4 LX25^[9], DSP 选用 TI 公司的 TMS320C6455(主频为 1 GHz), D/A 转换芯片为 AD 公司的转换精度为 16 bit、40 通道的 AD5370。系统中采用了 3 片 AD5370,使得单块波前处理子板具有 120 路的促动量输出能力。

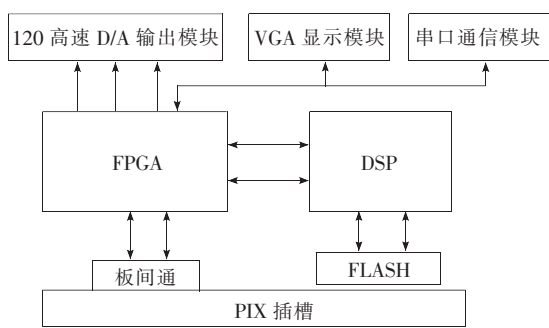


图 4 波前处理子板系统框图
Fig. 4 Wave-front sub PCB system



图 5 波前处理子板
Fig. 5 Wave-front sub PCB

2.4 板间通信模块设计

本系统采用低电压差分(LVDS)总线形式作为板间通信方式。LVDS 接口又称 RS-644 总线接口。LVDS 是一种小振幅差分信号技术,使用非常低的幅度信号(约 350 mV),通过一对差分 PCB 走线或平衡电缆来传输数据。LVDS 单个信道传输速率可达到 100 Mbit/s 以上,其特有的低振幅及恒流源驱动方式只产生极低的噪声,且功耗非常小^[10]。

采用这一数据通信模式有以下优点:

- (1)传输速率高,采用 BASE 模式下的全速速率可达 2.4 Gbit/s;
- (2)抗干扰性强,采用低电压差分传输模式大幅提高了数据的抗干扰性;

(3)使用的数据线少,采用串行总线模式减少了传输数据过程中所用数据线的数量。

板间通信模块如图 6 所示,数据在主板上经 DS90CR287 和 DS90LV047 进行编码,编码为串行的 LVDS 信号和并行 LVDS 信号,经过 PXI 机箱背板传输到各子板上,然后经各子板上的 DS90CR288 和 DS90LV048 进行解码,解码为 TTL 信号,完成通信。

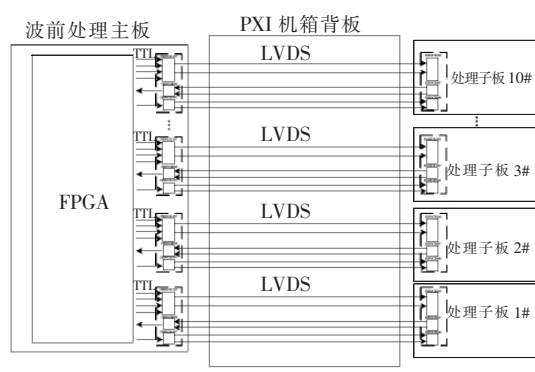


图 6 基于 LVDS 的板间通信模块
Fig. 6 Board to board communication based on LVDS

3 实验结果与分析

3.1 实时图像采集验证

实验中选用一款 Andor 公司的 DU860 相机

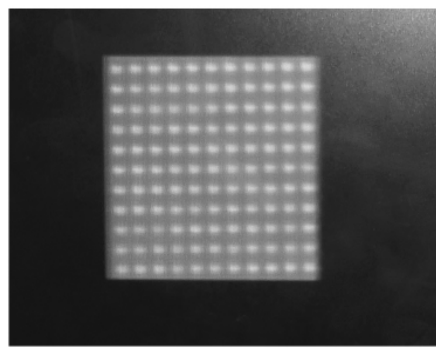


图 7 波前图像
Fig. 7 Image of wave-front

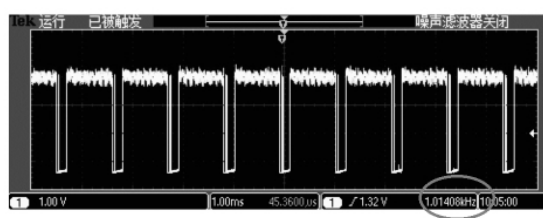


图 8 采集帧频时序图
Fig. 8 Chart of frame frequency

作为波前探测器,该相机的最高帧频可达 1 000 帧/s。图 7 给出了系统实时采集获得的波前图像。图 8 给出了实测的采集帧频,从图中可以看出采集帧频为 1 kHz,达到了实时采集的要求。

3.2 实时波前处理验证

实验中对 97 单元、有效子孔径 177 的自适应

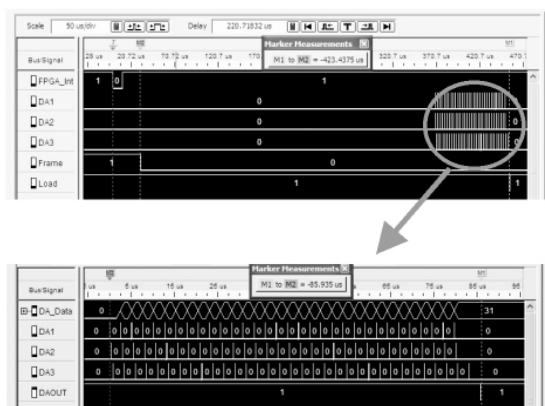


图 9 波前处理延时图

Fig. 9 Time delay of wave-front process

应光学系统进行了实验验证。图 9 给出了采用逻辑分析仪实测的波前处理延时图。

图中信号 FPGA_Int 为所有子孔径斜率计算完毕后发送给 DSP 的中断信号;信号 DA1、DA2 和 DA3 为 3 块基于 SPI 通信协议的 D/A 转换芯片的数据输出信号;信号 Frame 为波前探测器帧同步信号,高电平有效;Load 信号为促动器输出同步信号。从图中可以看出,整个波前处理与 DA 输出的延时为 423 μ s,其中 D/A 输出延时为 85 μ s,波前处理延时为 338 μ s。由于处理延时小于 500 μ s,所以所设计的系统能够达到 2 000 帧/s 的实时波前处理的需求。

4 结 论

提出了千单元可扩展的实时波前处理系统,能够达到 2 000 帧/s 的实时波前处理需求。一方面满足了大型地基望远镜的自适应光学系统对波前处理的需求,另一方面明确了一种新的高集成度、高通用性和可扩展性的实时波前处理的发展方向。

参 考 文 献:

- [1] 王建立,陈涛,张景旭,等. 地基高分辨率光电成像望远镜总体需求及关键技术分析[J]. 光学精密工程,2008,16(5):2-16.
- [2] 王春鸿,李梅,李安娜. 高帧频 Shack-Hartman 探测的波前处理技术研究[J]. 强激光与粒子束,1999,10(5): 579-582.
- [3] Duncan T S, Voas J K, Eager R J, et al. Low-latency adaptive optical system processing electronics [J]. SPIE, 2003, 4839: 924-934.
- [4] Goodsell S J, Fedrigo E, Dipper N A, et al. FPGA developments for the SPARTA project. [J]. SPIE, 2005, 5903: 59030G1(1-12).
- [5] Goodsell S J, Geng D, Fedrigo E, et al. FPGA developments for the SPARTA project: Part 2. [J]. SPIE, 2006, 6272: 6272411(1-12).
- [6] Goodsell S J, Geng D, Younger E J, et al. FPGA developments for the SPARTA project: Part 3 [J]. SPIE, 2007, 6691: 6691031(1-12).
- [7] 余辉龙,何昕,魏仲慧,等. 应用 NAND 型闪存的高速大容量图像存储器[J]. 光学精密工程,2009,17(10): 2548-2551.
- [8] 夏明亮,李抄,刘肇南. Shack-Hartman 波前传感器图像自适应阈值的选取[J]. 光学精密工程,2010,18(2): 334-339.
- [9] Xilinx. Datasheet[EB/OL]. [2011-04-01]. <http://www.xilinx.com/products/v4qv/lx.htm>.
- [10] 刘丽华,李鹏. 基于 LVDS 技术的远端数据传输系统实现[J]. 电子器件应用,2007,9(1): 7-10.