

多通道切换式阵列一致性测试系统设计

张 雨 王 钢 裴君妍

(中国科学院 长春光学精密机械与物理研究所 长春 130033)

摘 要: 阵列信号采集系统一般具有采集速率高、数据量大的特点,且要求各个阵元间幅度和相位一致性好,设计了一种基于 FPGA+DSP 架构的阵列信号数据采集装置,配合上位机软件可分析通道间幅相一致性。该系统结合 DSP 浮点运算能力强以及 FPGA 管脚资源丰富的优势,搭载高速 AD 转换器,配合高灵敏度继电器组成的开关矩阵,可最大限度完成 128 路阵列信号的分时同步采集,既扩展了可测试的最大阵列数,又保证了幅相一致性指标。同时采用高速传输的 USB 芯片,完成与工控机之间的通信,实现大数据量高速传输功能。经实验证明,系统可实现对 128 路阵列信号的采集与传输,通道间幅度一致性优于 ± 1 dB、相位一致性优于 $\pm 3^\circ$ 。

关键词: 阵列信号;幅相一致性;FPGA+DSP;通道切换

中图分类号: TP274 **文献标识码:** A **国家标准学科分类代码:** 510.40

Design of amplitude-phase consistency test system for multichannel array

Zhang Yu Wang Gang Pei Junyan

(Changchun Institute of Optics, Fine Mechanics, and physics, Chinese Academy of Science, Changchun 130033, China)

Abstract: Array signal acquisition system generally has the characteristics of high acquisition rate and large amount of data, and requires good amplitude and phase consistency between each array element. In this paper, an array signal data acquisition device based on FPGA + DSP architecture is designed, and amplitude and phase consistency between channels can be analyzed with host computer software. Combined with the advantages of strong DSP floating point operation ability and abundant FPGA pin resources, the system is equipped with a high-speed AD converter and a switch matrix composed of a high sensitivity relay, which can maximize the time-sharing and synchronous acquisition of 128-channel array signals, expanding the maximum number of arrays that can be tested and ensuring the index of amplitude and phase consistency. At the same time, the high-speed transmission USB chip is adopted to complete the communication with industrial personal computer and realize the high-speed transmission function of large amount of data. The experiment shows that the system can realize the acquisition and transmission of 128-channel array signals, and the amplitude consistency between channels is better than ± 1 dB and the phase consistency is better than $\pm 3^\circ$.

Keywords: array signal; amplitude and phase consistency; FPGA+DSP; channel switching

0 引 言

近年来,阵列信号处理将一组传感器按一定方式布置在空间不同位置,形成传感器阵列,在雷达、声纳、无线通信等许多领域中有着广泛的应用^[1]。对于目标探测与定位的设备,阵列是其重要组成部分之一^[2-3]。受现阶段制作和加工水平限制,阵列中各个传感器的幅度和相位一致性无法有效保证。为提高水声换能器阵列的探测性能,本文设计了一套切换式多通道阵列测试系统,主要验证阵元间一致性水平、诊断阵列健康程度以及为一致性的补偿提供数据

支持。

目前,国内的一致性测试系统在有源校准方法和自校准方法方面做了大量的研究,其中遗传算法的讨论尤为热烈,而近些年对硬件方面的设计和讨论逐渐减少。从实际需求出发,当前研制的测试系统硬件普遍存在两个问题:(1)设备可测试的通道数少,阵列的阵元数量多达几十个甚至上百个,测试装置难以快速高效地进行检测。(2)由于系统的存储空间有限,导致数据采集的点数过少,难以满足阵列信号数据量大、速率高的需求。尤其对高频信号的采集,效率和实时性均无法保证^[4-7]。

针对以上的问题,本文将通道数和存储空间作为主要优化方向。每个测试通道均配有独立的程控放大电路,通过 64 组高灵敏度继电器组成开关矩阵,使系统的可测试通道数增加至 128 路,充分满足多个阵元的阵列测试需求;在每个通道的采集单元,均设置了 1Mbit 的数据缓存区,可以有效解决采样率过高导致的瞬时数据量过大的问题,缓解 DSP 芯片内部的数据存储压力^[8]。同时以 FPGA+DSP 作为核心架构,既具备丰富的管脚资源,又可以满足浮点运算的需求^[9]。最后,对硬件平台和软件系统进行了联合测试,验证了测试设备的准确性和稳定性。

1 系统的总体设计

1.1 系统的测量原理

首先通过阵列采集模块得到各个通道的数据信息,然后分别对其进行傅里叶变换,得到相位谱和幅度谱。

分析各通道采集的信号相位 φ_i , 通过式(1)计算获取相位一致性偏差 $\Delta\varphi$ 。

$$\Delta\varphi = \varphi_i - \varphi_c \quad (1)$$

式中: φ_c 为参考通道相位值。

分析各通道采集的信号幅值 A_i , 通过式(2)计算获取幅度一致性偏差 ΔA 。

$$\Delta A = 20\log(A_i/A_c) \quad (2)$$

式中: A_c 为参考通道的幅值。

1.2 系统的设计方案

系统整体原理如图 1 所示。待测阵列信号通过输入接口与测试系统相连,依次通过继电器开关矩阵、信号调理模块、信号采集模块后,变为数字信号,再经核心控制模块传输至工控机,计算机完成数据的分析和处理将结果显示在软件界面上,从而完成幅相一致性的测试。

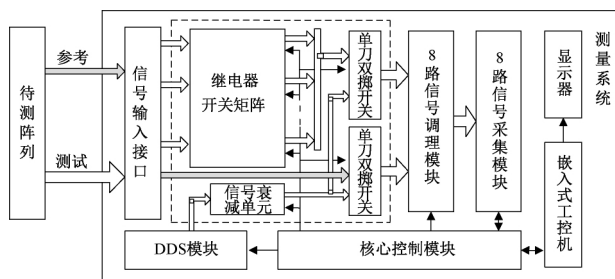


图 1 系统组成

测试系统由两部分组成,一部分是工控机主导的用户控制与信号处理显示单元,另一部分是以 DSP 与 FPGA 为核心的底层硬件。工控机将测试需求与控制指令通过 USB 接口下发给底层硬件,核心控制模块对指令进行解析并转发至各个硬件模块,待测阵列通过信号输入接口连接器与测试系统相连,继电器开关矩阵由上位机参数控制,进而选择每次被输入的待测阵元。阵列信号均为模拟信号,需经过信号调理模块进行滤波放大处理,调整至适合 AD

采集的信号范围。

底层硬件系统采集结束后,再次通过 USB 通信接口将各个通道的数据上传至工控机,显控软件对回传的数据包进行拆分与重组,得到原始的阵元数据,再经傅里叶变换与后期处理,将测试通道的幅相一致性信息以直观的动态曲线形式显示在界面上^[7]。测试结果可以保存成 Word 文档,方便保存、回放以及打印输出。

2 系统的硬件设计

2.1 电源模块

系统能否长时间稳定工作,供电模块起着决定性的作用。电路设计中,常用的电源类型为开关电源和线性电源,两种电源各有其长,均在电路系统中有着广泛的应用^[8]。

核心控制模块主要为数字电路,受高频干扰的影响不大,可以使用体积小、效率高的开关电源供电,有利于做到轻巧便携。信号调理模块和信号采集模块属于模拟电路,易受开关电源输出噪声的干扰,从而影响通道间幅度和相位一致性的测试。经分析考虑,系统选择两种电源组合的供电方式,各取所长。系统供电示意图如图 2 所示。

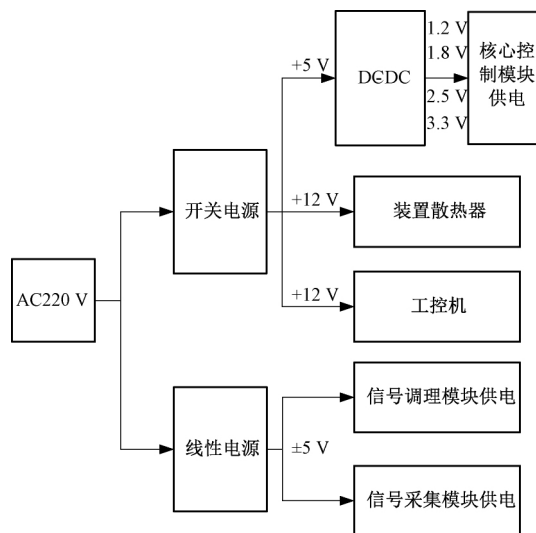


图 2 系统供电设计方案

系统主要用于实验室测试,所以选择方便获得的 220 V 作为系统的直接供电电源。开关电源与线性电源为二级供电电源,将一级的市电转换成不同的电压输出,供电路中各个模块使用。其中线性电源主要负责模拟电路的 ± 5 V 供电,开关电源则给工控计算机、散热器以及下一级的 DC-DC 变换器提供电源。DC-DC 变换电路采用 Linear Technology 公司的 LT1083 和 TI 公司的 TPS75601、TPS767D301,根据芯片手册进行参数调节,输出 FPGA 与 DSP 所需的各个电压值。

2.2 核心控制模块

本部分为底层硬件系统的控制核心,决定着系统的工

作模式和工作效率。DSP 以其优秀的处理和um制能力,承担着控制和通信的主要功能。测量开始后,上位机将测试需求和控制指令通过 USB 接口下发给 DSP,DSP 对接收到的指令数据包进行解析,获得各个参数的含义并控制各个电路模块开始工作,包括信号调理模块与信号发生模块的配置、继电器开关矩阵的切换等,同时对从控的 FPGA 进行指令下达,要求其控制 AD 完成数据采集以及 RAM 的缓存。核心控制模块如图 3 所示。同时,系统具有自我检测的能力,通过 DSP 控制直接数字合成器可产生不同幅度和频率的正弦信号,此信号可模拟阵列的输入信号,从而测试系统是否工作正常,避免因自身故障影响测试进程和结果。

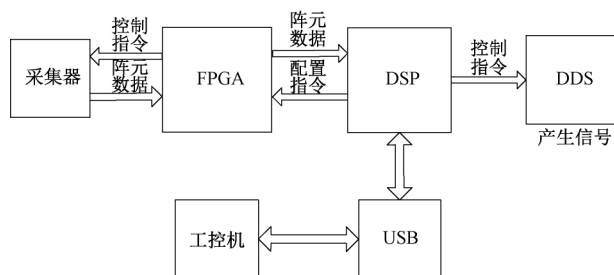


图 3 核心控制模块

TI 公司 C2000 系列的 DSP 具有浮点和 FFT 运算的能力,且具有控制性能良好,在工业控制设备中有广泛的应用,在本系统中 DSP 主要表现为主控核心,同时为以后的系统升级预留余量,选用了 TMS320F28335 作为系统的主控芯片。该芯片技术成熟、精度高、性能优越,外设集成度高,可以满足系统的设计要求。

FPGA 作为控制模块的从控单元,主要负责控制信号采集模块,由于 AD 转换芯片和数据存储芯片管脚较多,所以在芯片选型时主要考虑逻辑资源和 I/O 资源^[9]。而 Cyclone III 系列 FPGA 资源与设计相匹配,性能优异。结合性能与需求,系统最后采用 Cyclone III 系列芯片 EP3C16Q240C8,用于配合 DSP 实现控制功能。

2.3 USB 传输模块

作为底层硬件和上位机信息传输的纽带,USB 以其使用方便、体积小作为通信接口的首选^[10],而且具有传输速率快、兼容性好、支持热插拔等优点,还可以同时连接多个设备^[11]。

由于 CY7C68 013 A 内部集成了 8051 处理器和 USB2.0 接收器,使用方便,无需额外的电路设计便可实现功能要求。系统选用了赛普拉斯公司的 CY7C68 013 A 作为 USB 通信芯片。内部结构如图 4 所示。

2.4 通道切换模块

系统每次最多同时采集通道数为 8 个,为了增加测试通道数,同时保证各个阵元的一致性测试水平,系统专门设计了一组 4×16 的开关矩阵,以最少的硬件电路组成实现

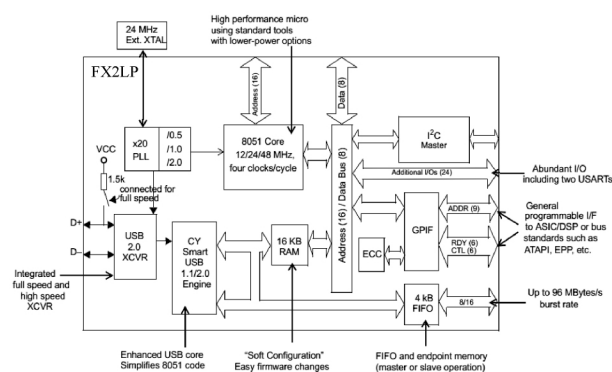


图 4 EZ-USB 芯片内部结构

最大的测试通道数扩展。矩阵的构成如图 5 所示。

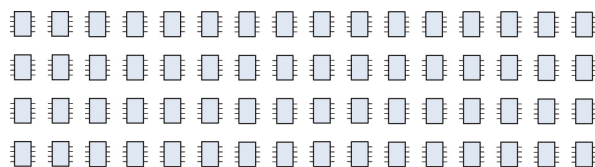


图 5 继电器矩阵组成

测试前,可通过上位机软件的配置项选择本次测试的通道范围,据此生成矩阵开关的数字码,每轮测试过程中会严格执行开关命令,将待测阵列的阵元逐个接入后端的测试系统。开关切换选用优质的小信号继电器,性能稳定,避免造成过大的接触阻抗。

开关矩阵以 8 个通道为一组进行切换,可靠性好、灵敏度高、电磁兼容性良好,且开关动作准确,切换速率快,同时通道间隔离度水平高。综合考虑后,继电器选用日本富士通生产的 ALD5W_K。为使控制信号可以正常控制继电器开关,采用 UPA2003C 芯片来增强驱动能力,继电器与相应驱动电路如图 6 所示。

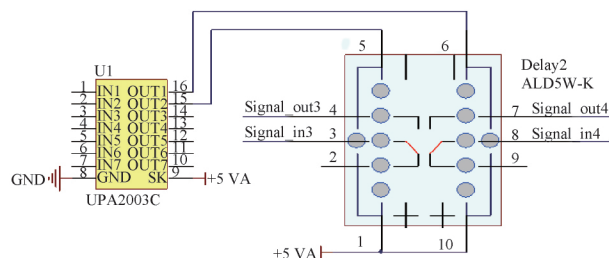


图 6 继电器及其驱动电路

2.5 信号采集模块

为了尽可能小地影响通道间的一致性水平,每个通道从电路设计到元器件选择,均遵守严格一致的原则。综合考虑分辨率、采样速率、转换时间与速率等参数,系统最终选用 AD 公司的 AD9244 作为模数转换芯片,此芯片支持高速采集,可以满足测试信号上百千赫兹的要求,且为差分输入,可有效提高信号的信噪比水平。

系统的测试频率范围较宽,如果进行高频阵列的性能测试,将会在短时间内产生大量的数据,由于 DSP 芯片内部的数据存储区容量有限,无法接收全部的数据信息,导致数据流堵塞,影响系统的正常测试。因此在每个通道的数据转换电路后端均嵌入一个数据缓存模块。CY7C1021DV33 是赛普拉斯公司生产的一款 1 Mb 的静态 RAM,存储和读取速度快,最大支持 16 bit 数据位,满足系统要求。

3 系统的软件设计

系统的软件构成共包含 3 个部分:上位机软件、DSP 软

件以及 FPGA 软件。上位机运用 MFC 技术完成显示控制软件的设计,主要负责测试参数的配置,采集数据的存储、处理以及测试结果的动态显示等;DSP 软件运用 C 语言完成控制核心的功能设计,主要负责接收来自上位机的指令信息,控制模拟开关以及继电器开关矩阵等工作;FPGA 软件运用 VHDL 语言完成控制功能设计,主要负责阵列信号采集及存取。图 7 所示为整个系统的软件流程。

系统上电后,各个软件模块均处于准备就绪状态,上位机首先根据用户的测试需求和参数配置生成指令数据包,发送至 USB 芯片的缓冲区,此时 DSP 检测到缓冲区中有数据存在,迅速接收数据包并内部进行解码分析,获取每个

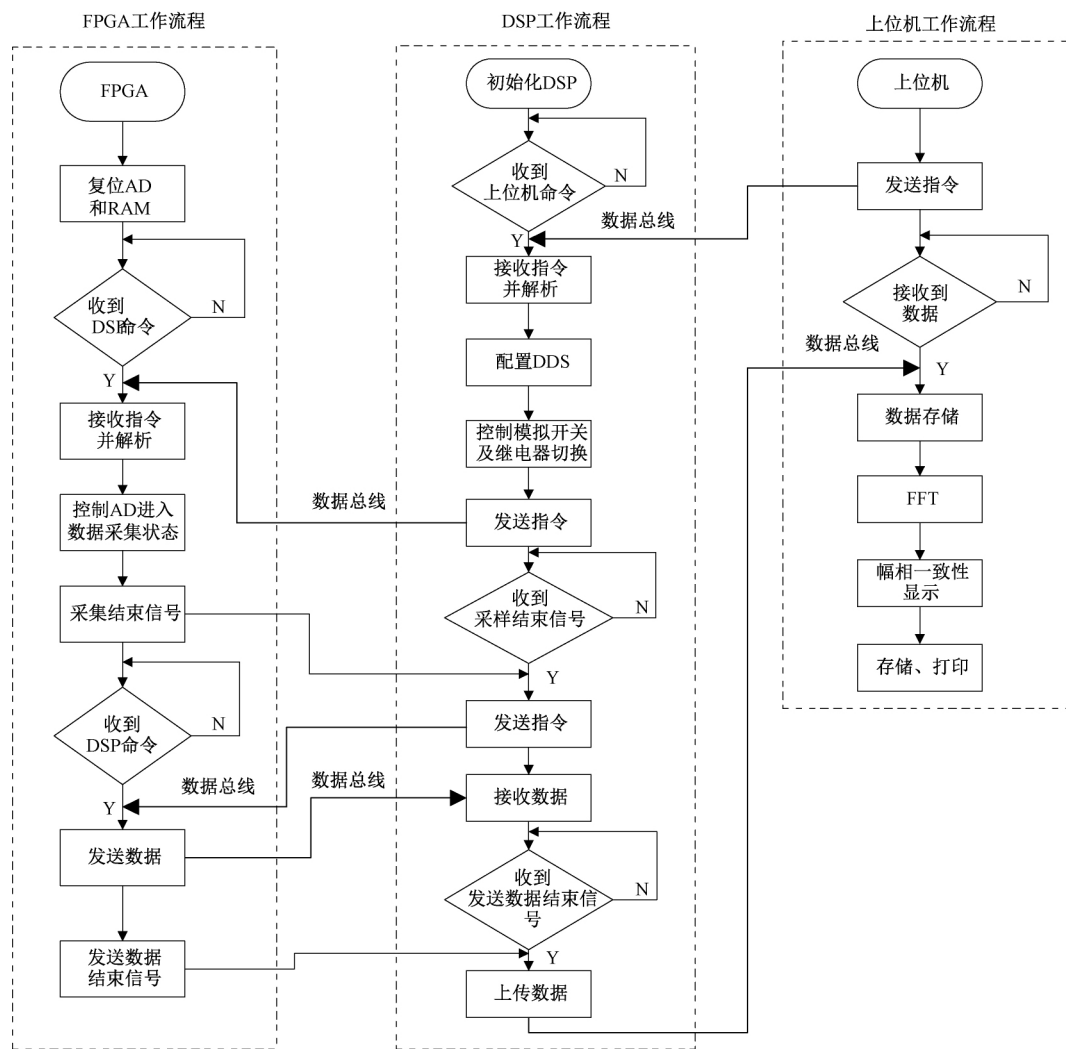


图 7 系统软件流程

数据的涵义并转换角色,成为硬件系统的控制核心,将控制命令分发给各个模块,包括继电器开关矩阵、模拟开关以及 FPGA 等,各个模块完成响应动作时,DSP 均会接收到信息反馈。当每完成一次数据采集,DSP 将再次通过 USB 接口将数据回传至计算机,上位机软件对数据进行分

析和处理后,将各个通道的幅相一致性信息实时动态地显示在界面上。

4 系统测试与分析

由于系统每次以 8 通道为基本单位进行切换,所以在

性能测试时以 8 通道来验证 128 路的测试水平。在实验室的环境下,用信号发生器模拟阵列信号的输入展开测试。

4.1 幅度一致性测试

打开信号发生器的两个输出端口,分别对其进行设置。端口 A 输出频率为 100 kHz、幅度为 141.4 mV 的正弦信号;端口 B 输出频率为 100 kHz、幅度为 200 mV 的正弦信号。此时,B 相较于 A 有 3 dB 的幅度差,将端口 A 产生的信号接入系统的 1、3、5、7 通道,将端口 B 产生的信号接入 2、4、6、8 通道,模拟奇偶通道分别接入幅度差为 3 dB 的阵列信号。如图 8 所示,被测试的奇偶通道幅度差值均接近 3 dB,相位一致性差值几乎为 0。经分析计算,各测试通道的幅度一致性测试结果均远远优于 1 dB,满足系统设计要求。表 1 所示为输入信号同相位、3 dB 幅度差时的奇偶通道测试数据。

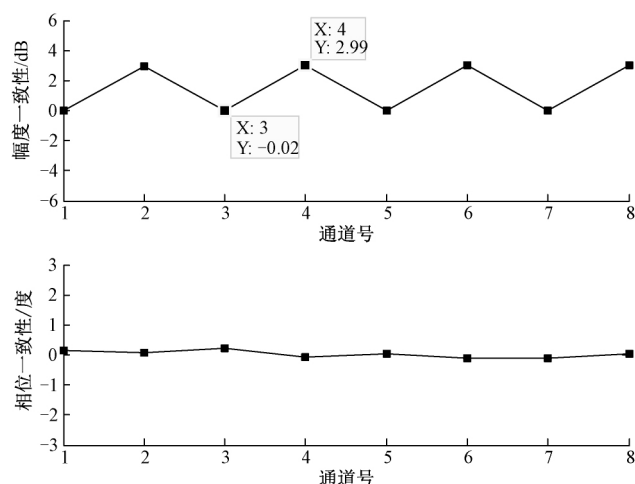


图 8 同相位不同幅度一致性曲线

表 1 一致性测试结果(幅度差)

通道编号	Ch-1	Ch-2	Ch-3	Ch-4	Ch-5	Ch-6	Ch-7	Ch-8
幅度差/dB	0.01	2.98	-0.02	2.99	0.03	3.03	-0.01	3.02
相位差/(°)	0.15	0.09	0.22	-0.06	0.02	-0.11	-0.10	0.04

4.2 相位一致性测试

打开信号发生器的两个输出端口,分别对其进行设置。端口 A 输出频率为 100 kHz、幅度为 200 mV 的正弦信号;端口 B 输出频率为 100 kHz、幅度为 200 mV 的正弦信号。此时,A 相较于 B 有 3°的相位延迟,将端口 A 产生的信号接入系统的 1、3、5、7 通道,将端口 B 产生的信号接入 2、4、6、8 通道,模拟奇偶通道分别接入 3°相位差的阵列信号。如图 9 所示,被测试的奇偶通道相位差值接近 3°,幅度一致性差值几乎为 0。经分析计算,各测试通道的相位一致性测试结果均优于 1°,满足系统设计要求。表 2 所示为输入信号同幅度、3°相位差时的奇偶通道测试数据。

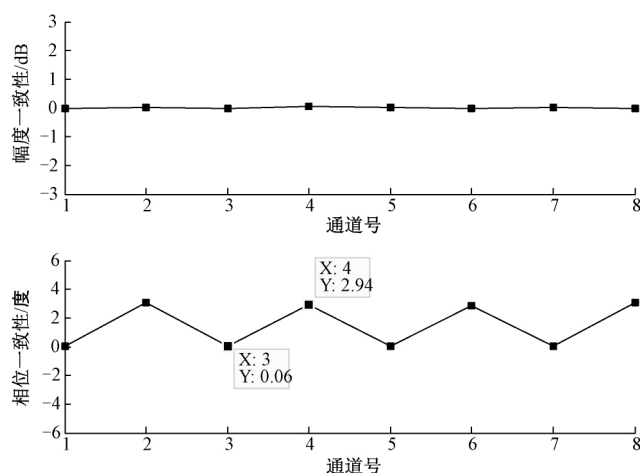


图 9 同幅度不同相位一致性曲线

表 2 一致性测试结果(相位差)

通道	1	2	3	4	5	6	7	8
幅度差/dB	0.00	0.01	0.00	0.04	0.03	-0.01	0.01	0.00
相位差/(°)	0.04	3.10	0.06	2.94	0.03	2.89	0.01	3.07

100 kHz、幅度为 100 mV 的正弦信号,同时接入 128 路信号的输入端,用来模拟阵列信号的输入,主要测试指标为通道间幅度和相位的一致性水平。测试结果如图 10 所示,幅度和相位偏差均在 0 点上下,波动较小,证明系统测试性能良好。

从各项测试结果可得,系统具有较高的多通道幅相一致性:幅度一致性远优于 1 dB,相位一致性远优于 3°。

5 结 论

本文围绕多通道阵列一致性测试需求,从底层的硬件平台设计到上位机的软件编写以及最终的测试验收。本系统最大测试通道数达到 128 路,用户可以根据实际阵列数目进行参数配置,各通道间具有较好的幅相一致性,满足实时、快速、稳定测试的要求。

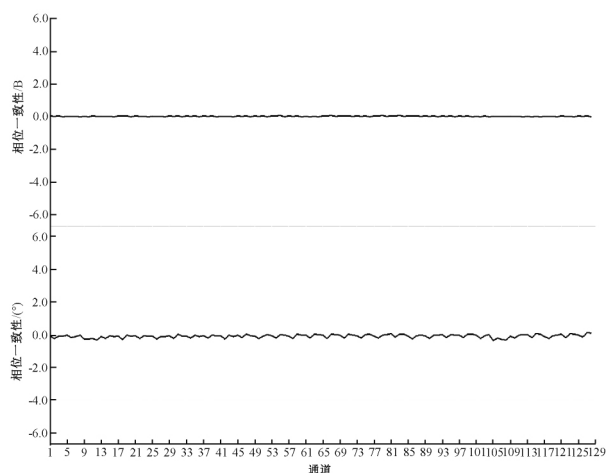


图 10 128 通道幅相一致性测试曲线

该系统已完成水池的验收测试,各项结果均符合设计及指标,设备运行正常,完全满足阵列信号要求的幅相一致性和数据高速稳定传输的要求,现已投入阵列信号水声方向的相关实际应用中,具有较高的实用价值。

参考文献

- [1] 袁魁,沈希忠. 阵列信号处理技术[J]. 上海应用技术学院学报(自然科学版),2012,12(1):50-53.
- [2] 高正杨. 多通道水声信号采集系统设计与实现[D].
- [3] 周逢道,郭群,等. 阵列式浅地表电磁探测系统控制模式研究[J]. 仪器仪表学报,2018,39(7):200-207.
- [4] 荣少巍. 基于 FPGA 的高精度多通道采集存储系统研究[J]. 电子测量技术,2014,37(4):108-111.
- [5] 胡鹏,张志文,马超. 多通道 CAN 总线数据采集系统设计[J]. 国外电子测量技术,2019,38(2):61-65.
- [6] 邓澈,颜晗,华波,等. 基于 FPGA 的叶尖间隙信号高速采集与处理方法[J]. 电子测量与仪器学报,2018,32(3):104-110.
- [7] 孙小进,郭恩全,白晓峰. 一种多通道水声自动测试系统的设计[J]. 国外电子测量技术,2014,33(2):65-68.
- [8] 陆广平,卜迎春. 基于 DSP 的多路数据采集系统的设计与实现[J]. 计算机工程与设计,2010,31(20):4368-4371.
- [9] 王怀侠,王永,王首浩. 基于 DSP+FPGA 数据传输系统的实现[J]. 电子测量技术,2013,36(11):98-101.
- [10] 白旭,胡辉. 基于快速傅里叶变换和互相关的多频微弱信号重构法[J]. 电子测量与仪器学报,2019,33(3):168-175.
- [11] 兰京川,谢燕,谢永乐,等. 基于噪声估计的模拟电路故障诊断方法[J]. 仪器仪表学报,2018,39(2):203-210.
- [12] 沙晶晶,董洪军,李蒙. 多路数据采集系统的设计与实现[J]. 现代电子技术,2012,35(21):59-61.
- [13] 晏勇. 现代便携式设备电源技术研究与应用[J]. 兵器装备工程学报,2014,35(2):116-119.
- [14] 易志强,韩宾,江虹,等. 基于 FPGA 的多通道同步实时高速数据采集系统设计[J]. 电子技术应用,2019,45(6):70-74.
- [15] 吕骏,王仁波,汤彬. 基于 USB 总线的多点数据采集系统的设计[J]. 电子测量技术,2015,38(11):88-91.
- [16] 储甜,颜锦奎. 基于单片机的 USB 文件读写[J]. 电子测量技术,2015,38(8):90-93.

作者简介

张雨,工学硕士,研究实习员,主要研究方向为仪器与测试技术、自动控制等。

E-mail:ty1527@163.com