

文章编号: 1672-8785(2023)06-0027-11

# 基于飞腾 DSP 的多视场星敏传感器 信息处理系统设计

张 欣 张 磊 何家维 穆治亚 王 军 律 壮

(中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033)

**摘 要:** 星敏传感器是自主导航姿态控制系统中的重要组成部分之一。作为星敏传感器的核心部件, 信息处理系统对其整机性能有重要影响。基于飞腾多核 DSP 十复旦微 FPGA 架构设计了一种国产化多视场星敏传感器信息处理系统。在设计中采用 EMIF 接口和 GPIO 接口与复旦微 FPGA 进行数据交互及控制, 将 2 片串行 Flash 用于存储星库数据和启动程序, 将 2 片 DDR3 芯片用于缓存数据。详细介绍了信息处理系统的整体软件流程设计、算法流程设计及实现。经试验验证, 该系统可稳定运行并输出正确姿态。在星图分辨率为  $2048 \times 2048$  的情况下, 系统无初始指向时的数据更新频率为  $20\text{Hz}$ , 有初始指向时的数据更新频率为  $625\text{Hz}$ 。运算性能约为普通 ARM 架构的 3 倍, 对于提升多视场星敏传感器的实时性、丰富其工程化实现方法具有重要意义。

**关键词:** 多视场星敏传感器; 飞腾 DSP; 硬件设计; 信息处理系统

**中图分类号:** TP273 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2023.06.005

## Design of Information Processing System for Multi-Field-of-View Star Sensor Based on Feiteng DSP

ZHANG Xin, ZHANG Lei, HE Jia-wei, MU Zhi-ya, WANG Jun, LV Zhuang

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China)

**Abstract:** Star sensor is one of the important components of autonomous navigation attitude control system. As the core component of star sensor, information processing system has important influence on the performance of star sensor. A nationally produced information processing system for multi-field-of-view star sensor based on the architecture of Feiteng multi-core DSP and Fudan micro FPGA is designed in this paper. In the design, EMIF and GPIO interface are used to interact and control data with Fudan micro FPGA. Two serial Flash chips are used to store star database data and start programs, and two DDR3 chips are used to cache data. The whole software process design, algorithm process design and implementation of the information processing system are introduced in detail in this paper. After experimental verification, the system can operate stably and output the correct attitude. When the star map resolution is  $2048 \times 2048$ , the system has an update frequency of  $20\text{Hz}$  for data without initial pointing, while the update frequency is  $625\text{Hz}$  with initial pointing. The computing performance is about 3 times that of the ordinary ARM architecture,

**收稿日期:** 2023-04-24

**作者简介:** 张欣(1996-), 男, 吉林长春人, 研究实习员, 主要从事星敏传感器电子学设计研究。

**E-mail:** 1535795748@qq.com

which is of great significance for improving the real-time performance of the multi-field-of-view star sensor and enriching its engineering implementation method.

**Key words:** multi-field-of-view star sensor; Feiteng DSP; hardware design; information processing system

## 0 引言

姿态敏感器是自主导航姿态控制系统中非常重要的组成部分。其中,以恒星坐标系为参照坐标系的星敏感器是目前测量精度最高的姿态敏感器<sup>[1-3]</sup>。除此之外,星敏感器还具有可靠性高、质量轻、不受轨道影响等特点<sup>[4]</sup>。但由于工作原理和结构设计的限制,星敏感器输出的横滚角精度比俯仰角精度和偏航角精度低一个数量级,而且受到杂散光影响时可能无法输出姿态数据。为解决这一问题,通常情况下会采用多星敏感器联合工作或多视场星敏感器的方案<sup>[5]</sup>。

多视场星敏感器一般采用多探测器-单信息处理系统的方法。信息处理系统主要处理来自探测器的星图数据,首先识别星点数据,然后进行姿态解算,最后将解算出的姿态信息融合并将其发送至总控单元<sup>[6]</sup>。相较于多星敏感器方案,多视场星敏感器拥有更高的三轴姿态精度、更强的杂散光抑制能力和更高的动态性能<sup>[7]</sup>。

近年来,星敏感器的主要发展趋势主要集中在高精度、高动态性能、高计算能力、小型化等方面,因此其信息处理系统也朝着高集成度和高性能方向发展<sup>[8]</sup>。一般来说,受限于器件等级的要求,国内一般采用航天级 FPGA+DSP 架构来完成星敏感器信息处理系统。相比于单处理器系统,这种架构具有更强的计算能力,并且可以实现星图的流水线处理,极大地提高了数据处理速度,因此广泛应用于星敏感器信息处理系统。

由于 DSP 在高性能计算领域的优秀表现,其需求日益增加。目前,美国德州仪器公司占据了绝大部分 DSP 市场<sup>[9-10]</sup>。我国拥有庞大的 DSP 市场,而且随着贸易战的开展,长期依赖

国外的器件必然会有被封锁禁运或信息安全的隐患。所以实现 DSP 芯片(特别是作为航天飞行器姿态控制系统重要组成部分的星敏感器)的自主可控变得尤为重要<sup>[11-12]</sup>。因此,实现星敏感器信息处理系统的全面国产化具有重要的现实意义。

本文基于银河飞腾多核 DSP+复旦微 FPGA 架构设计了一种可用于多视场星敏感器的信息处理系统。其中,银河飞腾 DSP 主要实现信息处理功能,复旦微 FPGA 主要实现数据传输及通讯接口控制等功能。该架构结构灵活、计算能力强、可靠性高、可扩展能力强,满足体积小、数据更新率高、实时性强等要求。

## 1 信息处理系统的硬件设计

### 1.1 硬件设计总体框架

信息处理系统的硬件部分首先要传输探测器成像电路输出的星图数据,对原始数据进行预处理并提取星点,从而得到星点数据;然后识别所提取的星点数据并进行姿态解算;最后融合多个探测器的数据,得到高精度姿态数据,并将其传输至总控单元。银河飞腾多核 DSP 是本文设计的多视场星敏感器的主处理器,主要负责数据读取以及星图识别算法、姿态解算算法、数据融合算法的运行;复旦微 FPGA 是协处理器,主要负责数据搬移。该系统将数据处理与数据搬移分开,各处理器各司其职又相互配合,能够有效提高整个系统的运行效率。

多视场星敏感器信息处理系统的硬件整体结构框图如图 1 所示。该系统硬件部分主要由时钟电路、电源电路、SPI Flash 存储电路、DSP 与 FPGA 通信电路、DDR3 存储电路和 JTAG 上位机调试电路组成。

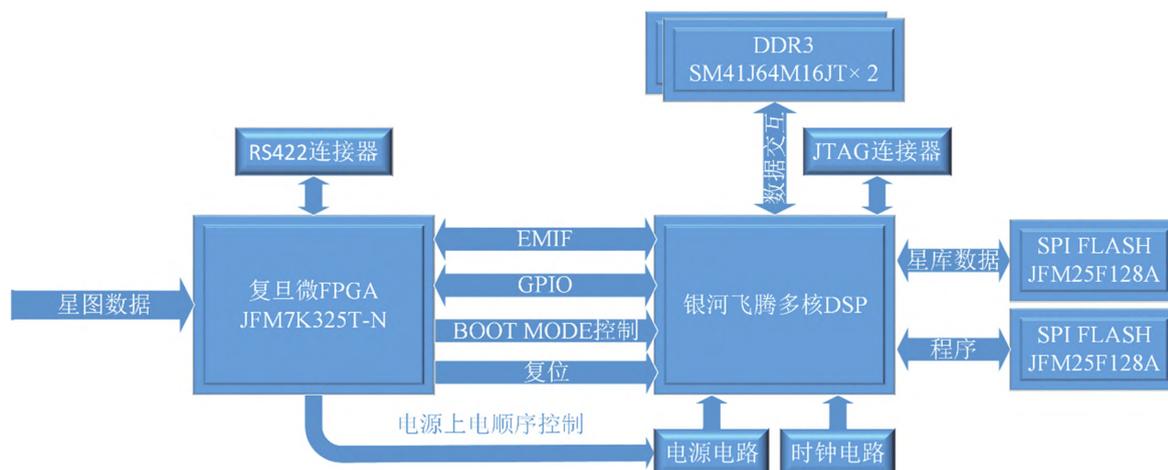


图 1 多视场星敏感器信息处理系统的硬件结构框图

本次设计中使用的 DSP 是由国防科技大学计算机学院微电子研究所自主研制的数字信号处理器芯片 FT-XXXX(以下简称 DSP)。该芯片具有完全自主知识产权, 内部集成了 8 颗 XXXX-DSP 内核(每颗内核主频最高可达 1.25GHz), 具有强大的数据运算能力。同时该芯片也具有高性能、易扩展的特点, 可应用于信号处理、精确制导、电子对抗和图像处理等需要高性能计算的领域。

本次设计中使用的 FPGA 是由复旦微电子集团股份有限公司研制的 JFMK325T 芯片(以下简称 FPGA), 属于 JFM7 系列的高性能 FPGA 产品。该芯片继承了可灵活配置组合的可编程资源, 同时提供了丰富的专业时钟与布线资源, 可广泛应用于通讯、信息处理、工业控制等领域。

在本文设计中, 由 FPGA 控制 DSP 上电复位, DSP 上电默认为小端模式, 从 SPI CE0 引导启动; 外部时钟频率为 25MHz, 主频设置为 1GHz; DDR3 采用 32 位总线, 存储容量为 64M×16bit×2(即 1GB), 时钟频率最高为 800MHz, 默认为 400MHz; SPI 接口连接两片 16MB 大小的 SPI Flash, 一片用于存储程序, 另一片用于存储算法所需的星库文件; 外部存储接口 EMIF 与 FPGA 连接, 用于传输算法相关数据。GPIO 部分也与 FPGA 连接, 用于控制 BOOT 复位模式及通信握手。

## 1.2 DSP 与 FPGA 通信电路设计

DSP 与 FPGA 主要使用 EMIF 接口和 GPIO 接口。EMIF 是外部存储器 and 片内其他单元的接口, 支持多种外部存储器(主要包括同步 RAM 和异步存储器)。在本次设计中, 使用由 FPGA 例化的 4 组 ASRAM 与 DSP 进行数据交互。GPIO 的引脚可以设置为输入或者输出。当配置为输入时, 用户可通过读取内部寄存器状态来获取 PIN 引脚状态, 能够接收来自 FPGA 的控制信号; 当配置为输出时, 用户可以通过向内部寄存器写入数据来控制输出 PIN 脚的状态, 可用于反馈 FPGA 的控制信号。除此之外, DSP 芯片自举模式配置也需要复用 GPIO [13:1], 因此将 GPIO 连接至复旦微 FPGA, 也有利于灵活控制 DSP 上电自举模式, 具有更强的可扩展性。DSP 与 FPGA 通信电路的 EMIF 部分与 GPIO 部分分别如图 2 与图 3 所示。

## 1.3 SPI 接口部分电路设计

星图识别算法需要星库的支持, 故信息处理系统在算法运行前需要从 SPI Flash 中读取星库数据。为了简化电路设计, 将上电自启程序存放至另一片 SPI Flash 中。本文设计选用了复旦微的 JFM25F128A 128Mbit 串行 Flash 存储器。该存储器属于非挥发存储器, 具有电源撤除后仍保持存储信息数据的特性, 可用于整机系统的程序存储介质, 也可作为小容量数

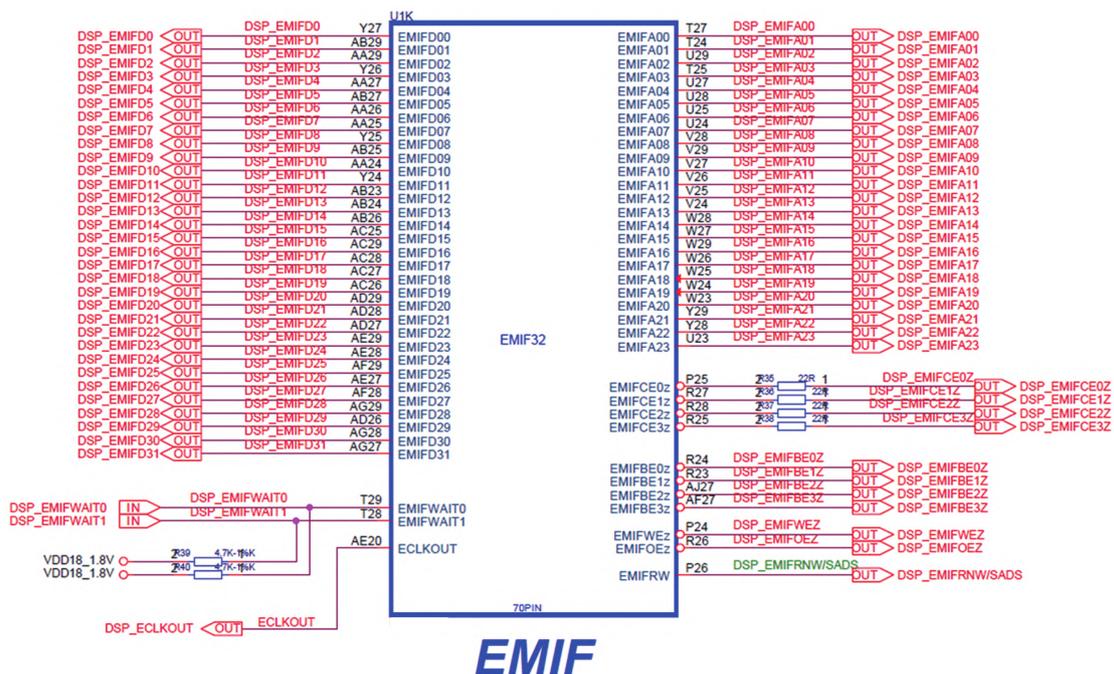


图 2 DSP 与 FPGA 通信电路图(EMIF 部分)

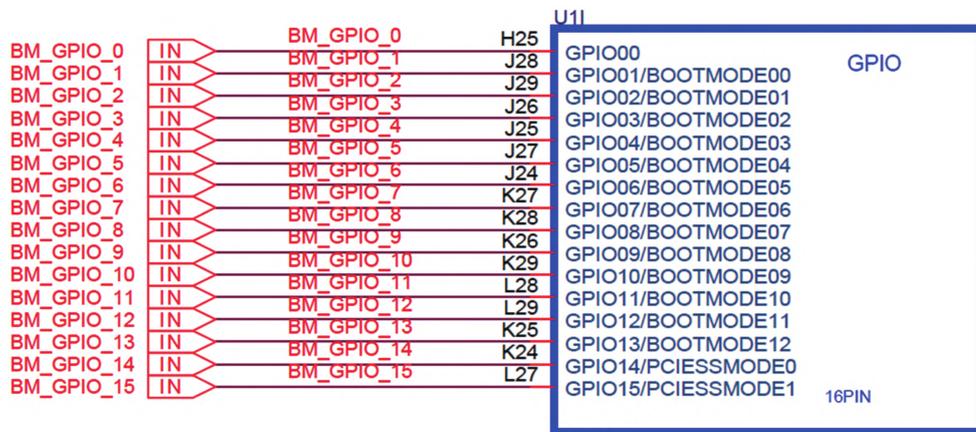


图 3 DSP 与 FPGA 通信电路图(GPIO 部分)

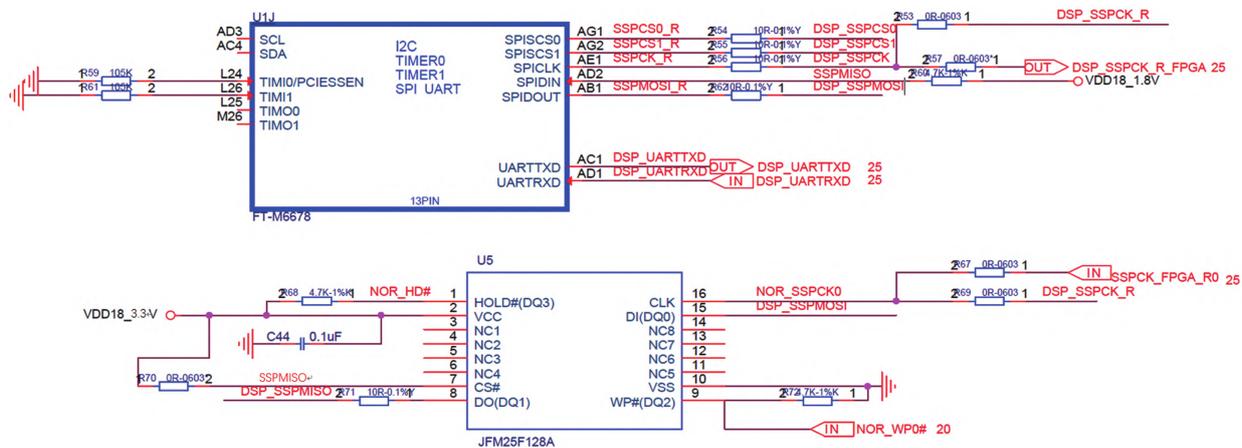


图 4 飞腾 DSP SPI Flash 电路原理图

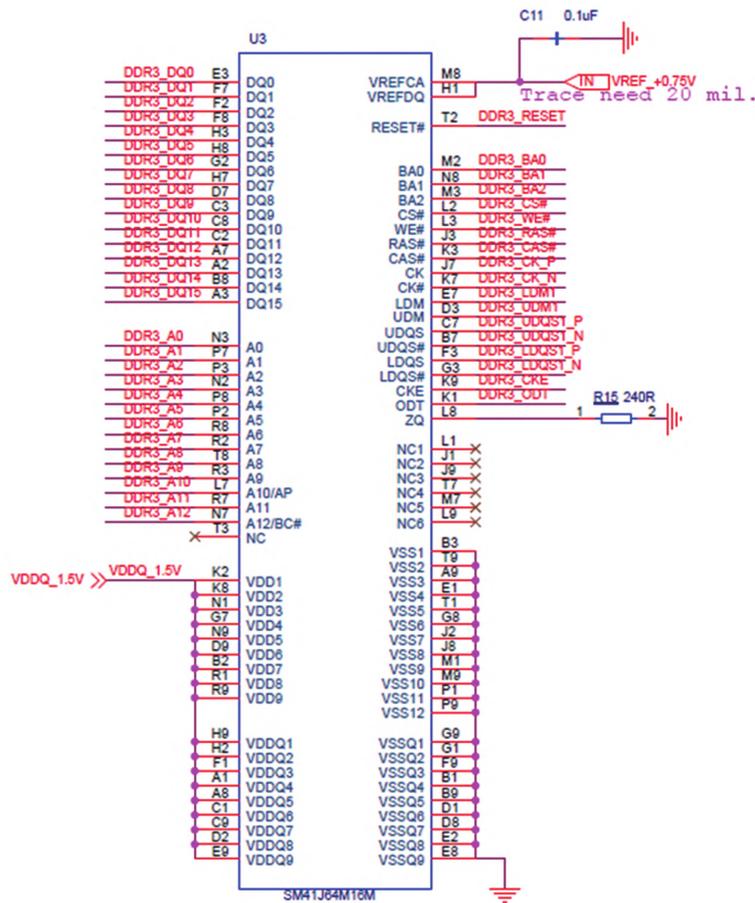


图 5 飞腾 DSP DDR3 电路原理图

据存储介质。两片 SPI Flash 均采用标准 SPI 串行接口, 通过 DSP 的 SPI 接口控制寄存器来控制传输数据。设计的电路图如图 4 所示(以一片 SPI Flash 为例)。

### 1.4 DDR3 接口电路设计

由于多个探测器参数并不完全相同, 相关的星图识别算法部分参数也不完全相同。为了减小程序运行时间, 采用并行执行方式运算多个探测器的星图数据, 因此需要较大的缓存空间, 故选用 DDR3 作为数据缓存的存储部件。DSP 的 DDR3 存储接口可连接兼容 JEDEC JESD79-3 标准的存储器, 最大支持 4 个片选, 有 32GB 的寻址空间。由于该接口只支持 64 位和 32 位数据位宽的 DDR3 接口, 因此采用两片 16 位的国微 SM41J64M16JT 芯片。系统上电后, 在使用 DDR3 的存储空间时需要对 DDR3 进行初始化操作。本文设计的 DDR3 寻址空间大小为 1GB, 电路原理图如图 5 所示

(以一片 DDR3 为例)。

该电路中, 两片 DDR3 芯片的 DQ[15:0] 依次连接到 DSP 的数据端口, 每片的数据宽度为 16 位, 合计 32 位; A[12:0] 连接到 DSP 的地址端口; BA[2:0] 连接到 DSP 的体地址; CK、CK# 为差分时钟输入; CKE 为时钟使能输入; LDM、UDM 为写入数据掩码; ODT 为终结电阻控制; RAS#、CAS#、WE# 为命令输入; LDQS、LDQS# 为低字节数据选通; UDQS、UDQS# 为高字节数据选通。

### 1.5 飞腾 DSP 的自举复位

DSP 可配置多种设备自举, 各个核的启动程序存放在 boot image 中, boot image 存放在片外 Flash 或主机设备中。芯片启动时, DSP 将 boot image 加载至预设的存储位置, 然后由核 0 执行 boot image 程序。对于本次设计, 由于星识别程序需要较大的存储空间, 片上的共享 RAM 空间无法满足要求, 因此将部分程序

加载至 DDR3 的存储空间中执行。DDR3 的存储空间属于非默认配置的空间，所以要先对 DDR3 存储器进行配置。需要单独建立一个 DDR3 配置工程，然后将所有内核的.out 文件和 DDR3 配置.out 文件转换成 boot image 格式的.dat 文件。上电后，首先初始化 DDR3，随后依次执行相关程序。

## 2 信息处理系统的软件设计及优化

### 2.1 星图识别算法

星图识别算法主要有两项工作：制定导航星库和实现星识别算法<sup>[13]</sup>。在众多的识别算法中，三角形算法以实现简单、执行速度快、形象直观的特点被广泛应用于工程实践中，但是也有冗余识别和错误识别的缺点。本文选用改进的三角形算法，精简了星库，降低了系统对存储空间的要求。通过改进传统三角形识别算法的查找、记录、剔除方式，提高了识别成功率，降低了算法运行时间。

本次设计的算法流程如下：首先获取观测星的星点数据，并根据位置和星等的测量误差的均方差算得观测星的位置闭区间；随后将观测星点数据按照亮度由亮至暗依次排序，选取最亮的三颗观测星构造观测星三角形；接着记录星角距值在观测星位置闭区间的导航星对一个数组，遍历导航星的每一列并统计位于三角形顶点的观测星出现次数；由于三角形三条边两两相交，交点为恒星星点，故导航星应出现 2 次或 2 次以上，所以剔除出现次数小于 2 的导航星及相关星对，最终得到导航星三角形。

### 2.2 信息处理系统的软件设计

星图识别算法较为复杂，并且有实时性的要求。对于多探测器系统，串行执行程序显然无法满足要求，因此采用主从多核并行处理的方式来提高系统的工作效率。其中，核 0 作为

主核，主要负责与外设交互、初始化相关工作部件、控制从核工作、数据收发及汇总；其余核作为从核，主要负责执行星图识别相关程序、解算姿态等。各个从核之间地位相同，不进行通信与数据交互。DSP 开始工作时，首先由核 0 初始化外设及相关工作部件，随后等待由 FPGA 转发的来自上位机的命令，并根据命令驱动信息处理系统工作。为了使主核更加简单、方便地控制从核工作，本文采用共享地址的方式来实现核间通信。

多视场星敏感器信息处理系统的 DSP 部分需要进行上电初始化工作(见图 6)。初始化完成后程序进入主循环。FPGA 对 DSP 上电复位完成后，DSP 开始工作。首先配置 DSP 的主频。尽管 DSP 的最高主频可达 1.25GHz，但是这样会使工作不稳定且功耗较大，因此本文将主频设置为 1GHz。随后配置 SPI 接口。工作频率设置为 33MHz，高位优先传输。EMIF 接口片选 0~3，全部设置为异步 RAM，用于与 FPGA 交互。GPIO 端口[7:0]设置为输入，用于接收复旦微 FPGA 的控制信号；而[15:8]设置为输出，用于应答复旦微 FPGA 的信号。接口部件初始化完毕后，程序将星库搬移至 DDR3 存储空间。由于 DDR3 的工作频率远大于 SPI Flash，因此在 DDR3 中处理星库数据能够有效提升算法运行效率。

本文设计的信息处理系统是由上位机发送的指令(见表 1)驱动工作的。针对不同的指令，对应执行相应的子程序。其中，参数装订指令的主要工作内容就是把命令携带的成像参数发送至 FPGA；数据采集指令就是实现星敏感器的姿态输出功能。信息处理系统的具体工作流程如图 7 所示，上电初始化完毕后进入等待状态，准备接收 FPGA 转发过来的命令。当命令 Flag 立起，即 GPIO[0]收到高电平信号，



图 6 飞腾 DSP 上电初始化工作流程

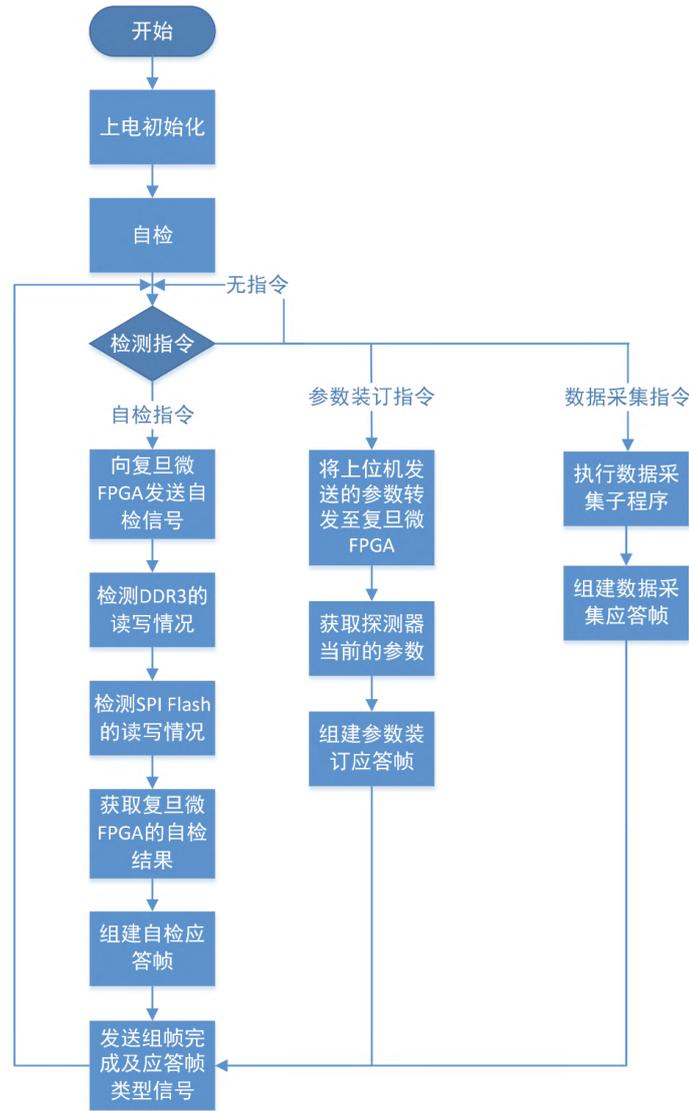


图 7 软件工作流程

DSP 就认为收到了命令, 再通过 GPIO[8]发送高电平信号应答 FPGA, 随即去指定的命令存储空间(本文设置为 EMIF 接口的片选 3)读取命令并判断内容。判读指令后, 根据指令执行相应的子程序。然后组成相应指令的应答帧, 同样被存储至 EMIF 接口的片选 3 存储空间中。接着通过 GPIO[9]向 FPGA 发送组帧完成标志 Flag, 完成一次指令循环。

表 1 信息处理系统指令列表

指令	指令码
自检	0x11
参数装订	0x22
数据采集	0x33

当信息处理系统收到自检指令时, 首先通过 GPIO[1]向 FPGA 发送自检信号, 使其进入自检状态。随后 DSP 进入自检状态。DSP 自检主要分为两个部分: DDR3 自检和 SPI Flash 自检。DDR3 自检内容主要是检测 DDR3 的配置是否正确以及读写功能是否正常; 检测方式是向 DDR3 的寻址空间写入一段数据, 然后读取并加以对比。SPI Flash 检测内容同样是读写功能测试。不同之处在于 SPI Flash 中预存了星库数据, 因此直接读取 SPI Flash 中星库数据的前 10 个字节, 并将其与程序中预存的星库数据进行对比。若结果一致, 则认为 SPI Flash 读写功能正常, 反之异常。DSP 部分自

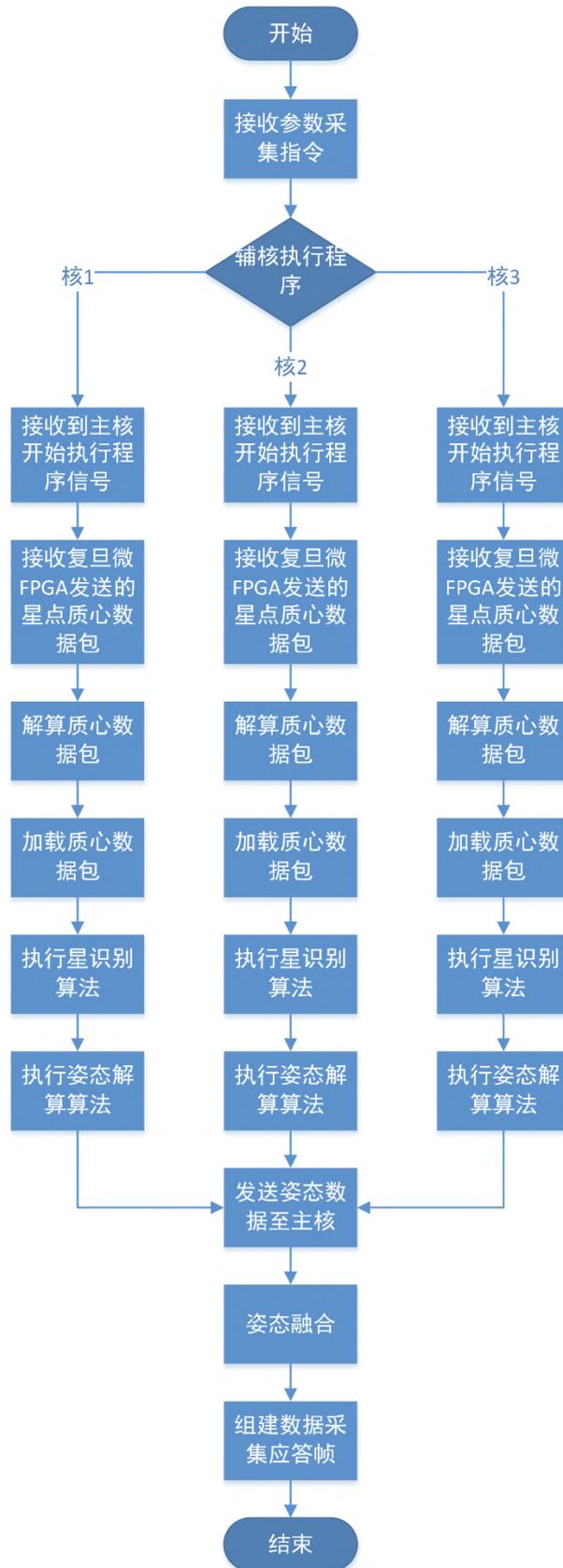


图 8 数据采集子程序的工作流程

检子程序执行完毕后, 将自检结果保存, 随后等待 FPGA 的自检结果。收到后将其与 DSP 自检结果一起组成自检结果应答帧并发送至 FPGA。

当信息处理系统收到参数装订指令时, DSP 首先提取命令中的相关参数, 并将其转发至 EMIF 接口的片选 3 存储空间。随后用 FPGA 将这些参数转发至探测器成像单元, 并采集探测器当前的参数至 DSP。接着由 DSP 组成参数采集应答帧, 最后将其发送至 FPGA。

DSP 的数据采集子程序工作流程如图 8 所示。本文以三视场星敏感器为例, 当信息处理系统收到数据采集指令时, 主核通过共享地址的方式通知辅核进入工作状态, 随后等待辅核输出姿态数据; 辅核进入工作状态后, 首先去获取 FPGA 转发的质心数据包, 然后解算质心数据包, 得到星点数据(主要是星点的坐标及灰度值); 接着将质心数据加载至星图识别算法, 再将通过解算算法得到的探测器姿态发送至主核, 并通知子程序完成, 使辅核重新进入等待状态; 当主核收到辅核解算出的姿态数据时, 将多个姿态数据融合, 得到最终姿态; 最后组成数据采集应答帧并将其发送至 FPGA。

### 3 功能验证及测试

#### 3.1 系统测试环境

在室内条件下进行了功能验证测试。主要测试设备包括高精度可编程电源、示波器、电脑、复旦微 FPGA 下载器、飞腾 DSP 下载器以及地检电路板。数据通过串口发送至上位机, 用于验证系统的功能。

#### 3.2 功能验证

本次试验使用上位机软件(见图 9)模拟发送和接收指令。上位机可以发送不同的指令至信息处理系统, 也可以接收并解码信息处理系统的应答帧数据, 从而验证其功能是否实现。

使用上位机软件随机发送三种不同的指令, 每种指令发送 500 次。表 2 列出了针对不同指令返回的应答帧的统计数据。不难看出, 该系统对所有的指令帧均能完整返回应答帧。返回的参数正确无误, 验证了系统功能的可行性。

#### 3.3 算法验证及优化

通过功能性验证后, 对信息处理系统进行算法测试。共选取 5 幅姿态已知的不同的星图数据对系统进行验证: 前三幅图像由星敏感器直接成像得来; 第 4 幅图像由第 3 幅星图增加亮点噪声得来; 第 5 幅图像由第 2 幅图像缺失



图 9 功能测试上位机软件

表 2 功能测试统计

命令帧类型	发送次数	应答次数	应答参数正确次数	应答率	正确率
自检	500	500	500	100%	100%
参数装订	500	500	500	100%	100%
数据采集	500	500	500	100%	100%

表 3 算法验证结果统计

图像数据	有效星点数	亮点噪声	星缺失	是否识别		运行时间 (无初始指向)		运行时间 (有初始指向)	
				本文	ZYNQ	本文	ZYNQ	本文	ZYNQ
0 raw	7	0	0	是	是	50.71ms	153.37ms	1.58ms	4.83ms
1 raw	7	0	0	是	是	51.71ms	154.04ms	7.80ms	24.12ms
2 raw	8	0	0	是	是	51.72ms	154.04ms	1.59ms	4.85ms
3 raw	8	2	0	是	是	50.72ms	153.55ms	1.58ms	4.83ms

2 颗星得来；第 4 幅、第 5 幅图像均由复旦微 FPGA 通过 Verilog HDL 语言编写生成<sup>[14]</sup>。此外，为了验证该设计的计算性能，还选取了一种基于 ZYNQ 设计的信息处理系统来加以对比。其主控芯片为 XC7Z010，集成了双核 ARM Cortex-A9（主频为 666MHz）。

表 3 列出了算法验证结果的统计数据。不难看出，该系统在有亮点噪声和有星缺失的情况下都能够稳定运行。当无初始指向时，系统完成一幅星图识别大约需要 50ms，数据更新频率约为 20Hz；当有初始指向时，完成一幅星图识别大约需要 1.6ms，数据更新频率约为 625Hz，可以完成姿态输出功能。相较于 ZYNQ 架构，多核协同工作带来的计算性能优势更加明显。

#### 4 结束语

在自主导航应用中，星敏感器占据了举足轻重的地位。随着多视场星敏感器的广泛应用，实现更加强大的计算功能和更高的集成度变得愈发重要，对硬件架构设计的要求也就越来越高。本文基于飞腾 DSP+复旦微 FPGA 架构，设计出一种用于多视场星敏感器的信息处理系统。该系统选用全国产化芯片，不会出现信息安全、禁运等风险。经试验验证，该系统可对不同命令稳定输出相应的应答帧数据，并具有较为强大的运算能力，能够同时处理多个

探测器的星图数据。当无初始指向时，姿态输出频率最高可达 20Hz；当有初始指向时，姿态输出频率最高可达 625Hz。因此，该系统具有研究和发展的现实意义。下一步的工作重点是完善整个系统，增加图像传输功能，以期设计出集成度更高、功能更加强大稳定、探测器数量更多的星敏感器系统。

#### 参考文献

- [1] 方亮, 汪为民, 王强, 等. 全天时星敏感器视场选通成像系统的微开关阵列设计 [EB/OL]. [www.cnki.com.cn/Article/CJFDTototalGZXB202-30224005.htm](http://www.cnki.com.cn/Article/CJFDTototalGZXB202-30224005.htm), 2023.
- [2] 段辉, 张志利, 周召发, 等. 多矢量信息下的星敏感器三轴旋转角求解方法[J]. *浙江大学学报(工学版)*, 2022, 56(12): 2514-2522.
- [3] 段辉, 周召发, 张志利, 等. 星敏感器姿态测量算法研究[J]. *系统工程与电子技术*, 2023, 45(3): 822-830.
- [4] 苟斌, 程咏梅, 赵明艳, 等. 三视场星敏感器的多级星图识别算法[J]. *西北工业大学学报*, 2019, 37(3): 541-546.
- [5] 梁斌, 朱海龙, 张涛, 等. 星敏感器技术研究现状及发展趋势[J]. *中国光学*, 2016, 9(1): 16-29.
- [6] 曾芬, 刘金国, 左洋, 等. 基于多视场星敏感器的姿态确定方法[J]. *计算机测量与控制*, 2015, 23(2): 548-550.

- [7] 欧迎春, 毛海岑. 基于 SOPC 和 FPGA 的星敏感器检测算法设计与实现 [J]. *光学与光电技术*, 2015, 13(1): 42–46.
- [8] 丁亚雪, 王磊. 三视场星敏感器的研究 [J]. *电子世界*, 2014, 21(12): 213.
- [9] 李雷, 张晔, 胡楷. 基于 DSP 的海上红外小目标检测系统设计 [J]. *现代电子技术*, 2023, 46(4): 30–34.
- [10] 李志勇, 卢松升. 基于多核 DSP 的 3 通道偏振图像 FMT 配准方法 [J]. *电子测量技术*, 2022, 45(19): 155–160.
- [11] 何涛, 施慧莉, 李大亮. 基于深度学习的 SAR 目标识别 DSP 设计 [J]. *计算机工程与科学*, 2022, 44(8): 1357–1363.
- [12] 陈洋, 肖国尧, 全英汇, 等. 基于多核 DSP 的星载双基 FMCW SAR 成像算法实现 [EB/OL]. <https://kns.cnki.net/KCMS/detail/detail.aspx?dbcode=CJFD&dbname=CCJDLAST2&filename=XTYD20220708005>, 2022.
- [13] 张磊, 何昕, 魏仲慧, 等. 三角形星图识别算法的改进 [J]. *光学精密工程*, 2010, 18(2): 458–463.
- [14] 吴小明. 基于 DSP 和 FPGA 电子星空模拟器设计 [J]. *计算机测量与控制*, 2013, 21(6): 1666–1667.

(上接第 18 页)

### 参考文献

- [1] Keraner J K, Thompson W B, Boley D L. Optical flow estimation: an error analysis of gradient-based methods with local optimization [J]. *IEEE Transaction on Patten and Analysis Machine Intelligence*, 1987, 9(2): 229–244.
- [2] 李成美, 白宏阳, 郭宏伟, 等. 一种改进光流法的运动目标检测及跟踪算法 [J]. *仪器仪表学报*, 2018, 39(5): 249–256.
- [3] 王彤超, 吴琼玉, 蔡宣平. 一种复杂背景下运动小目标的检测方法 [J]. *红外*, 2006, 27(12): 1–3.
- [4] Chris S. Adaptive background mixture models for real-time tracking [C]. Fort Collins: IEEE Computer Society Conference on Computer Vision and Pattern Recognition, 1999.
- [5] 乔少杰, 金琨, 韩楠, 等. 一种基于高斯混合模型的轨迹预测算法 [J]. *软件学报*, 2015, 26(5): 1048–1063.
- [6] Brutzer S, Hoferlin B, Heidemann G. Evaluation of background subtraction techniques for video surveillance [C]. Ajmer: Computer Vision and Pattern Recognition, 2011.
- [7] 尹宏鹏, 陈波, 柴毅, 等. 基于视觉的目标检测与跟踪综述 [J]. *自动化学报*, 2016, 42(10): 24–47.
- [8] Olivier B. ViBe: A powerful random technique to estimate the background in video sequences [C]. Taipei: IEEE International Conference on Acoustics, Speech and Signal Processing, 2009.
- [9] Olivier B, Marc V D. ViBe: A universal background subtraction algorithm for video sequences [J]. *IEEE Transactions on Image Processing*, 2011, 20(6): 1709–1724.
- [10] 余焯, 曹明伟, 岳峰. EVibe: 一种改进的 Vibe 运动目标检测算法 [J]. *仪器仪表学报*, 2014, 35(4): 924–931.
- [11] 石永彪, 张涌. 一种基于视频序列的行人检测算法研究 [J]. *红外*, 2016, 37(10): 35–40.
- [12] 尹芳, 孟迪, 李骛. 改进 ViBe 的运动目标检测算法 [J]. *哈尔滨理工大学学报*, 2022, 27(1): 23–30.
- [13] Bouwmans T. Recent advanced statistical background modelling for foreground detection: a systematic survey [J]. *Recent Patents on Computer Science*, 2011, 4(3): 146–176.
- [14] Maddalena L, Petrosino A. A self-organizing approach to background subtraction for visual surveillance applications [J]. *IEEE Transactions on Image Processing*, 2008, 17(7): 1168–1177.
- [15] Ma L, Zhang X H. Relationship between saturation and brightness value in HSV colour space [J]. *Journal of Computer-Aided Design & Computer Graphics*, 2014, 26(8): 1272–1278.